IEC 60191-6-4

Edition 1.0 2003-06

INTERNATIONAL STANDARD

NORME INTERNATIONALE

Mechanical standardization of semiconductor devices – Part 6-4: General rules for the preparation of outline drawings of surface mounted semiconductor device packages – Measuring methods for package dimensions of ball grid array (BGA)

Normalisation mécanique des dispositifs à semiconducteurs – Partie 6-4: Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs à montage en surface – Méthodes de mesure pour les dimensions des boîtiers matriciels à billes (BGA)

INTERNATIONAL ELECTROTECHNICAL COMMISSION

COMMISSION ELECTROTECHNIQUE INTERNATIONALE

PRICE CODE
CODE PRIX

P

ICS 31.080.01

ISBN 978-2-83220-521-1

Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.

® Registered trademark of the International Electrotechnical Commission
Marque déposée de la Commission Electrotechnique Internationale

CONTENTS

FOREWORD 3
1 Scope 4
2 Normative references 4
3 Terms and definitions 4
4 Reference character and drawings 5
4.1 Ball grid array package (BGA) Type 1 – Ball datum 5
4.2 Ball grid array package (BGA) Type 2 – Body datum 6
5 Measuring method 7
5.1 Datum S as pertaining to ball coplanarity 7
5.2 Datum A, B 7
5.3 Definition of specified dimensions and measuring method 9
5.4 Profile of a package edge surface v 11
5.5 Mounting height A 12
5.6 First stand-off A1 12
5.7 Second stand-off A4 13
5.8 Ball diameter b 14
5.9 Ball centre position X 14
5.10 Ball coplanarity y 16
5.11 Package top flatness y1 16

Figure 1 – BGA package Type 1 – Ball datum 5
Figure 2 – BGA package Type 2 – Body datum 6
Figure 3 – Datum S 7
Figure 4 – Datum A, B – Type 1 8
Figure 5 – Centre of ball centres (for an even number) 8
Figure 6 – Centre of ball centres (for an odd number) 8
Figure 7 – Datum A – Type 2 9
Figure 8 – Datum B – Type 2 9
Figure 9 – Tolerance w 10
Figure 10 – Measuring method of tolerance w 10
Figure 11 – Profile of a package edge surface v 11
Figure 12 – Measuring method of package edge surface v 11
Figure 13 – Mounting height A 12
Figure 14 – First stand-off A1 12
Figure 15 – Measuring method of stand-off A1 13
Figure 16 – Second stand-off A4 13
Figure 17 – Measuring method of stand-off A4 14
Figure 18 – Ball diameter b 14
Figure 19 – Ball centre position X 15
Figure 20 – Theoretically correct ball centre 15
Figure 21 – Measuring method of ball centre position X 15
Figure 22 – Ball coplanarity y 16
Figure 23 – Package top flatness y1 16

INTERNATIONAL ELECTROTECHNICAL COMMISSION

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –

Part 6-4: General rules for the preparation of outline drawings of surface mounted semiconductor device packages – Measuring methods for package dimensions of ball grid array (BGA)

FOREWORD

1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical specifications, technical reports or guides and they are accepted by the National Committees in that sense.
4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60191-6-4 has been prepared by subcommittee 47D: Mechanical standardization of semiconductor devices, of IEC technical committee 47: Semiconductor devices.

This bilingual version (2012-12) corresponds to the monolingual English version, published in 2003-06.

The text of this standard is based on the following documents:

FDIS	Report on voting
47D/531/FDIS	47D/546/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

The French version of this standard has not been voted upon.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

The committee has decided that the contents of this publication will remain unchanged until 2006. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

MECHANICAL STANDARDIZATION OF SEMICONDUCTOR DEVICES –

Part 6-4: General rules for the preparation of outline drawings of surface mounted semiconductor device packages – Measuring methods for package dimensions of ball grid array (BGA)

1 Scope

This part of IEC 60191 covers the requirements for the measuring methods of ball grid array (BGA) dimensions.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60191-6:1990, *Mechanical standardization of semiconductor devices – Part 6: General rules for the preparation of outline drawings of surface mounted semiconductor device packages*

SOMMAIRE

AVANT-PROPOS 19
1 Domaine d'application 20
2 Références normatives 20
3 Termes et définitions 20
4 Caractère et dessins de référence 21
4.1 Boîtier matriciel à billes (BGA) Type 1 – Référence des billes 21
4.2 Boîtier matriciel à billes (BGA) Type 2 – Référence du corps 22
5 Méthode de mesure 23
5.1 Référence S concernant la coplanarité des billes 23
5.2 Référence A, B 23
5.3 Définition des dimensions spécifiées et méthode de mesure 25
5.4 Profil d'une surface de bord de boîtier v 27
5.5 Hauteur de montage A 28
5.6 Première élévation A1 28
5.7 Deuxième élévation A4 29
5.8 Diamètre des billes b 30
5.9 Position du centre de la bille X 30
5.10 Coplanarité des billes y 32
5.11 Planéité du sommet du boîtier y1 32

Figure 1 – Boîtier BGA Type 1 – Référence des billes 21
Figure 2 – Boîtier BGA Type 2 – Référence du corps 22
Figure 3 – Référence S 23
Figure 4 – Référence A, B – Type 1 24
Figure 5 – Centre des centres des billes (pour un nombre pair) 24
Figure 6 – Centre des centres des billes (pour un nombre impair) 24
Figure 7 – Référence A – Type 2 25
Figure 8 – Référence B – Type 2 25
Figure 9 – Tolérance w 26
Figure 10 – Méthode de mesure de la tolérance w 26
Figure 11 – Profil d'une surface de bord de boîtier v 27
Figure 12 – Méthode de mesure de la surface de bord du boîtier v 27
Figure 13 – Hauteur de montage A 28
Figure 14 – Première élévation A1 28
Figure 15 – Méthode de mesure de l'élévation A1 29
Figure 16 – Deuxième élévation A4 29
Figure 17 – Méthode de mesure de l'élévation A4 30
Figure 18 – Diamètre des billes b 30
Figure 19 – Position du centre de la bille X 31
Figure 20 – Centre de la bille théoriquement correct 31
Figure 21 – Méthode de mesure de la position du centre des billes X 31
Figure 22 – Coplanarité des billes y 32
Figure 23 – Planéité du sommet du boîtier y1 32

COMMISSION ELECTROTECHNIQUE INTERNATIONALE

_____

NORMALISATION MÉCANIQUE DES DISPOSITIFS À SEMICONDUCTEURS –

Partie 6-4: Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs à montage en surface – Méthodes de mesure pour les dimensions des boîtiers matriciels à billes (BGA)

AVANT-PROPOS

1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
5) La CEI n'a prévu aucune procédure de marquage valant indication d'approbation et n'engage pas sa responsabilité pour les équipements déclarés conformes à une de ses Publications.
6) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 60191-6-4 a été établie par le sous-comité 47D: Normalisation mécanique des dispositifs à semiconducteurs, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

La présente version bilingue (2012-12) correspond à la version anglaise monolingue publiée en 2003-06.

Le texte anglais de cette norme est issu des documents 47D/531/FDIS et 47D/546/RVD.

Le rapport de vote 47D/546/RVD donne toute information sur le vote ayant abouti à l'approbation de cette norme.

La version française n'a pas été soumise au vote.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

Le comité a décidé que le contenu de la présente publication ne sera pas modifié avant 2006. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

NORMALISATION MÉCANIQUE DES DISPOSITIFS À SEMICONDUCTEURS –

Partie 6-4: Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs à montage en surface – Méthodes de mesure pour les dimensions des boîtiers matriciels à billes (BGA)

1 Domaine d'application

La présente partie de la CEI 60191 couvre les exigences relatives aux méthodes de mesure des dimensions des boîtiers matriciels à billes (BGA).

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60191-6:1990, *Normalisation mécanique des dispositifs à semiconducteurs – Partie 6: Règles générales pour la préparation des dessins d'encombrement des dispositifs à semiconducteurs à montage en surface*