IEC 60747-16-1

Edition 1.2 2017-02

CONSOLIDATED VERSION

VERSION CONSOLIDÉE

colour inside

Semiconductor devices – Part 16-1: Microwave integrated circuits – Amplifiers

Dispositifs à semiconducteurs – Partie 16-1: Circuits intégrés hyperfréquences – Amplificateurs

INTERNATIONAL ELECTROTECHNICAL COMMISSION

COMMISSION ELECTROTECHNIQUE INTERNATIONALE

ICS 31.080.99

ISBN 978-2-8322-3986-5

Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.

® Registered trademark of the International Electrotechnical Commission
Marque déposée de la Commission Electrotechnique Internationale

IEC 60747-16-1

Edition 1.2 2017-02

REDLINE VERSION

VERSION REDLINE

colour inside

Semiconductor devices –
Part 16-1: Microwave integrated circuits – Amplifiers

Dispositifs à semiconducteurs –
Partie 16-1: Circuits intégrés hyperfréquences – Amplificateurs



IEC 60747-16-1:2001-11+AMD1:2007-01+AMD2:2017-02 CSV(en-fr)

CONTENTS

FOREWORD 7
1 Scope 9
2 Normative references 9
3 ~~Terminology~~ Terms and definitions 10
4 Essential ratings and characteristics 12
4.1 General 12
4.1.1 Circuit identification and types 12
4.2 Application related description 13
4.2.1 Conformance to system and/or interface information 13
4.2.2 Overall block diagram 13
4.2.3 Reference data 13
4.2.4 Electrical compatibility 13
4.2.5 Associated devices 14
4.3 Specification of the function 14
4.3.1 Detailed block diagram – Functional blocks 14
4.3.2 Identification and function of terminals 14
4.3.3 Functional description 15
4.3.4 Family-related characteristics 15
4.4 Limiting values (absolute maximum rating system) 15
4.4.1 Electrical limiting values 16
4.4.2 Temperatures 16
4.5 Operating conditions (within the specified operating temperature range) 17
4.5.1 Power supplies positive and/or negative values 17
4.5.2 Initialization sequences (where appropriate) 17
4.5.3 Input voltage(s) (where appropriate) 17
4.5.4 Output current(s) (where appropriate) 17
4.5.5 Voltage and/or current of other terminal(s) 17
4.5.6 External elements (where appropriate) 17
4.5.7 Operating temperature range 17
4.6 Electrical characteristics 17
4.6.1 Static characteristics 17
4.6.2 Dynamic or a.c. characteristics 18
4.7 Mechanical and environmental ratings, characteristics and data 19
4.8 Additional information 19
4.8.1 Equivalent input and output circuit 19
4.8.2 Internal protection 19
4.8.3 Capacitors at terminals 19
4.8.4 Thermal resistance 19
4.8.5 Interconnections to other types of circuit 19
4.8.6 Effects of externally connected component(s) 19
4.8.7 Recommendations for any associated device(s) 19
4.8.8 Handling precautions 19
4.8.9 Application data 20
4.8.10 Other application information 20
4.8.11 Date of issue of the data sheet 20
5 Measuring methods 20
5.1 General 20
5.1.1 Characteristic impedances 20
5.1.2 General precautions 20
5.1.3 Handling precautions 20
5.1.4 Types 20

5.2 Linear (power) gain (G_{lin}) 20
5.2.1 Purpose 20
5.2.2 Circuit diagram 21
5.2.3 Principle of measurement 21
5.2.4 Circuit description and requirements 21
5.2.5 Precautions to be observed 21
5.2.6 Measurement procedure 22
5.2.7 Specified conditions 22
5.3 Linear (power) gain flatness (ΔG_{lin}) 22
5.3.1 Purpose 22
5.3.2 Circuit diagram 22
5.3.3 Principle of measurement 22
5.3.4 Circuit description and requirements 22
5.3.5 Precautions to be observed 22
5.3.6 Measurement procedure 22
5.3.7 Specified conditions 23
5.4 Power gain (G_p) 23
5.4.1 Purpose 23
5.4.2 Circuit diagram 23
5.4.3 Principle of measurement 23
5.4.4 Circuit description and requirements 23
5.4.5 Precautions to be observed 23
5.4.6 Measurement procedure 23
5.4.7 Specified conditions 23
5.5 (Power) gain flatness (ΔG_p) 24
5.5.1 Purpose 24
5.5.2 Circuit diagram 24
5.5.3 Principle of measurement 24
5.5.4 Circuit description and requirements 24
5.5.5 Precautions to be observed 24
5.5.6 Measurement procedure 24
5.5.7 Specified conditions 24
5.6 (Maximum available) gain reduction (ΔG_{red}) 25
5.6.1 Purpose 25
5.6.2 Circuit diagram 25
5.6.3 Principle of measurement 25
5.6.4 Circuit description and requirements 25
5.6.5 Precautions to be observed 25
5.6.6 Measurement procedure 25
5.6.7 Specified conditions 25
5.7 Limiting output power ($P_{o(ltg)}$) and limiting output power flatness ($\Delta P_{o(ltg)}$) 25
5.7.1 Purpose 25
5.7.2 Circuit diagram 26
5.7.3 Principle of measurement 26
5.7.4 Circuit description and requirements 26
5.7.5 Precautions to be observed 26
5.7.6 Measurement procedure 26
5.7.7 Specified conditions 26
5.8 Output power (P_o) 26
5.8.1 Purpose 26
5.8.2 Circuit diagram 26
5.8.3 Principle of measurement 26
5.8.4 Circuit description and requirements 27
5.8.5 Precautions to be observed 27
5.8.6 Measurement procedure 27

5.8.7 Specified conditions 27
5.9 Output power at 1 dB gain compression ($P_{o(1dB)}$) 27
5.9.1 Purpose 27
5.9.2 Circuit diagram 27
5.9.3 Principle of measurement 27
5.9.4 Circuit description and requirements 27
5.9.5 Precautions to be observed 27
5.9.6 Measurement procedure 27
5.9.7 Specified conditions 28
5.10 Noise figure (F) 28
5.10.1 Purpose 28
5.10.2 Circuit diagram 28
5.10.3 Principle of measurement 28
5.10.4 Circuit description and requirements 29
5.10.5 Precautions to be observed 29
5.10.6 Measurement procedure 29
5.10.7 Specified conditions 30
5.11 Intermodulation distortion (two-tone) (P_n/P_1) 30
5.11.1 Purpose 30
5.11.2 Circuit diagram 30
5.11.3 Principle of measurement 30
5.11.4 Circuit description and requirements 31
5.11.5 Precautions to be observed 31
5.11.6 Measurement procedure 31
5.11.7 Specified conditions 31
5.12 Power at the intercept point (for intermodulation products) ($P_{n(IP)}$) 31
5.12.1 Purpose 31
5.12.2 Circuit diagram 32
5.12.3 Principle of measurement 32
5.12.4 Circuit description and requirements 32
5.12.5 Precautions to be observed 32
5.12.6 Measurement procedure 32
5.12.7 Specified conditions 32
5.13 Magnitude of the input reflection coefficient (input return loss) (~~s_{11}~~ $\lvert S_{11}\rvert$) 32
5.13.1 Purpose 32
5.13.2 Circuit diagram 33
5.13.3 Principle of measurement 33
5.13.4 Circuit description and requirements 33
5.13.5 Precautions to be observed 33
5.13.6 Measurement procedure 33
5.13.7 Specified conditions 34
5.14 Magnitude of the output reflection coefficient (output return loss) (~~s_{22}~~ $\lvert S_{22}\rvert$) 34
5.14.1 Magnitude of the output reflection coefficient (output return loss) under small-signal operating condition 34
5.14.2 Magnitude of the output reflection coefficient (output return loss) under large-signal operating condition 35
5.15 Magnitude of the reverse transmission coefficient (isolation) (~~s_{12}~~ $\lvert S_{12}\rvert$) 37
5.15.1 Purpose 37
5.15.2 Circuit diagram 38
5.15.3 Principle of measurement 38
5.15.4 Circuit description and requirements 38
5.15.5 Precautions to be observed 38
5.15.6 Measurement procedure 38
5.15.7 Specified conditions 39

5.16 Conversion coefficient of amplitude modulation to phase modulation ($\alpha_{(AM\text{-}PM)}$) 39
5.16.1 Purpose 39
5.16.2 Circuit diagram 39
5.16.3 Principle of measurement 39
5.16.4 Circuit description and requirements 40
5.16.5 Precautions to be observed 40
5.16.6 Measurement procedure 40
5.16.7 Specified conditions 40
5.17 Group delay time ($t_{d(grp)}$) 40
5.17.1 Purpose 40
5.17.2 Circuit diagram 41
5.17.3 Principle of measurement 41
5.17.4 Circuit description and requirements 41
5.17.5 Precautions to be observed 41
5.17.6 Measurement procedure 41
5.17.7 Specified conditions 41
5.18 Power added efficiency (η_{add}) 42
5.18.1 Purpose 42
5.18.2 Circuit diagram 42
5.18.3 Principle of measurement 42
5.18.4 Circuit description and requirements 43
5.18.5 Precautions to be observed 43
5.18.6 Measurement procedure 43
5.18.7 Specified conditions 43
5.19 nth order harmonic distortion ratio (P_{nth}/P_1) 43
5.19.1 Purpose 43
5.19.2 Circuit diagram 44
5.19.3 Principle of measurement 44
5.19.4 Circuit description and requirements 44
5.19.5 Precautions to be observed 44
5.19.6 Measurement procedure 44
5.19.7 Specified conditions 45
5.20 Output noise power (P_N) 45
5.20.1 Purpose 45
5.20.2 Circuit diagram 45
5.20.3 Principle of measurement 45
5.20.4 Circuit description and requirements 46
5.20.5 Precautions to be observed 46
5.20.6 Measurement procedure 46
5.20.7 Specified conditions 46
5.21 Spurious intensity under specified load VSWR (P_{sp}/P_o) 47
5.21.1 Purpose 47
5.21.2 Circuit diagram 47
5.21.3 Principle of measurement 47
5.21.4 Circuit description and requirements 47
5.21.5 Precautions to be observed 47
5.21.6 Measurement procedure 48
5.21.7 Specified conditions 48
5.22 Adjacent channel power ratio ($P_{adj}/P_{o(mod)}$) 48
5.22.1 Purpose 48
5.22.2 Circuit diagram 49
5.22.3 Principle of measurement 49
5.22.4 Circuit description and requirement 50
5.22.5 Precautions to be observed 50

5.22.6 Measurement procedure 50
5.22.7 Specified conditions 50
6 Verifying methods 51
6.1 Load mismatch tolerance (Ψ_L) 51
6.1.1 Purpose 51
6.1.2 Verification of method 1 (spurious intensity) 51
6.1.3 Verification of method 2 (no discontinuity of the frequency response) 53
6.2 Source mismatch tolerance (Ψ_S) 54
6.2.1 Purpose 54
6.2.2 Verification of method 1 (spurious intensity) 54
6.2.3 Verifying method 2 (no discontinuity of the frequency response) 55
6.3 Load mismatch ruggedness (Ψ_R) 56
6.3.1 Purpose 56
6.3.2 Circuit diagram 57
6.3.3 Circuit description and requirements 57
6.3.4 Precautions to be observed 57
6.3.5 Test procedure 57
6.3.6 Specified conditions 58

Figure 1 – Circuit for the measurements of linear gain 21
Figure 2 – Basic circuit for the measurement of the noise figure 28
Figure 3 – Basic circuit for the measurements of two-tone intermodulation distortion 30
Figure 4 – Circuit for the measurements of magnitude of input/output reflection coefficient (input/output return loss) 33
Figure 5 – Circuit for the measurement of output reflection coefficient 36
Figure 6 – Circuit for the measurement of isolation 38
Figure 7 – Basic circuit for the measurement of $\alpha_{(AM\text{-}PM)}$ 39
Figure 8 – Circuit for the measurement of the power added efficiency 42
Figure 9 – Circuit for the measurements of the nth order harmonic distortion ratio 44
Figure 10 – Circuit diagram for the measurement of the output noise power 45
Figure 11 – Circuit diagram for the measurement of the spurious intensity 47
Figure 12 – Circuit for the measurement of the adjacent channel power ratio 49
Figure 13 – Circuit for the verification of load mismatch tolerance in method 1 51
Figure 14 – Circuit for the verification of load mismatch tolerance in method 2 53
Figure 15 – Circuit for the verification of source mismatch tolerance in method 1 54
Figure 16 – Circuit for the verification of source mismatch tolerance in method 2 55
Figure 17 – Circuit for the verification of load mismatch ruggedness 57

INTERNATIONAL ELECTROTECHNICAL COMMISSION

_____

SEMICONDUCTOR DEVICES –

Part 16-1: Microwave integrated circuits – Amplifiers

FOREWORD

1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
6) All users should ensure that they have the latest edition of this publication.
7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

DISCLAIMER
This Consolidated version is not an official IEC Standard and has been prepared for user convenience. Only the current versions of the standard and its amendment(s) are to be considered the official documents.

This Consolidated version of IEC 60747-16-1 bears the edition number 1.2. It consists of the first edition (2001-11) [documents 47E/200/FDIS and 47E/204/RVD], its amendment 1 (2007-01) [documents 47E/305/FDIS and 47E/317/RVD] and its amendment 2 (2017-02) [documents 47E/500/CDV and 47E/518/RVC]. The technical content is identical to the base edition and its amendments.

In this Redline version, a vertical line in the margin shows where the technical content is modified by amendments 1 and 2. Additions are in green text, deletions are in strikethrough red text. A separate Final version with all changes accepted is available in this publication.

International Standard IEC 60747-16-1 has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices.

The French version of this standard has not been voted upon.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 3.

The committee has decided that the contents of the base publication and its amendments will remain unchanged until the stability date indicated on the IEC web site under "http://webstore.iec.ch" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

SEMICONDUCTOR DEVICES –

Part 16-1: Microwave integrated circuits – Amplifiers

1 Scope

This part of IEC 60747 provides the terminology, the essential ratings and characteristics, as well as the measuring methods for integrated circuit microwave power amplifiers.

2 Normative references

The following normative documents contain provisions which, through reference in this text, constitute provisions of this part of IEC 60747. For dated references, subsequent amendments to, or revisions of, any of these publications do not apply. However, parties to agreements based on this part of IEC 60747 are encouraged to investigate the possibility of applying the most recent editions of the normative documents indicated below. For undated references, the latest edition of the normative document referred to applies. Members of IEC and ISO maintain registers of currently valid International Standards.

IEC 60050-702, *International Electrotechnical Vocabulary – Chapter 702: Oscillations, signals and related devices* (available at: http://www.electropedia.org)

~~IEC 60617-12:1997, *Graphical symbols for diagrams – Part 12: Binary logic elements*~~

~~IEC 60617-13:1993, *Graphical symbols for diagrams – Part 13: Analogue elements*~~

IEC 60617, *Graphical symbols for diagrams* (available at: <http://std.iec.ch/iec60617>)

IEC 60747-1:~~1983~~ 2006, *Semiconductor devices ~~– Discrete devices~~ – Part 1: General*
IEC 60747-1:2006/AMD1:2010

IEC 60747-4:2007, *Semiconductor devices – Discrete devices – Part 4: Microwave diodes and transistors*
IEC 60747-4:2007/AMD1:2017

~~IEC 60747-7:2000, *Semiconductor devices – Part 7: Bipolar transistors*~~

IEC 60748-2:1997, *Semiconductor devices – Integrated circuits – Part 2: Digital integrated circuits*

IEC 60748-3:1986, *Semiconductor devices – Integrated circuits – Part 3: Analogue integrated circuits*
IEC 60748-3:1986/AMD1:1991
IEC 60748-3:1986/AMD2:1994

IEC 60748-4:1997, *Semiconductor devices – Integrated circuits – Part 4: Interface integrated circuits*

IEC/TS 61340-5-1, *Electrostatics - Part 5-1: Protection of electronic devices from electrostatic phenomena - General requirements*

IEC/TS 61340-5-2, *Electrostatics - Part 5-2: Protection of electronic devices from electrostatic phenomena - User guide*

SOMMAIRE

AVANT-PROPOS 66
1 Domaine d'application 68
2 Références normatives 68
3 ~~Terminologie~~ Termes et définitions 69
4 Valeurs assignées et caractéristiques essentielles 72
4.1 Généralités 72
4.1.1 Identification et types de circuits 72
4.2 Description relative à l'application 72
4.2.1 Conformité au système et/ou aux informations d'interface 72
4.2.2 Schéma de principe global 73
4.2.3 Données de référence 73
4.2.4 Compatibilité électrique 73
4.2.5 Dispositifs associés 73
4.3 Spécification de la fonction 73
4.3.1 Schéma de principe détaillé – Blocs fonctionnels 73
4.3.2 Identification et fonction des bornes 74
4.3.3 Description fonctionnelle 75
4.3.4 Caractéristiques relatives à la famille 75
4.4 Valeurs limites (système de valeurs assignées maximales absolues) 75
4.4.1 Valeurs limites électriques 75
4.4.2 Températures 76
4.5 Conditions de fonctionnement (dans la plage de températures de fonctionnement spécifiée) 77
4.5.1 Valeurs positives et/ou négatives de sources d'alimentation 77
4.5.2 Séquences d'initialisation (s'il y a lieu) 77
4.5.3 Tension(s) d'entrée (s'il y a lieu) 77
4.5.4 Courant(s) de sortie (s'il y a lieu) 77
4.5.5 Tension et/ou courant d'autre(s) borne(s) 77
4.5.6 Eléments externes (s'il y a lieu) 77
4.5.7 Plage de températures de fonctionnement 77
4.6 Caractéristiques électriques 77
4.6.1 Caractéristiques statiques 77
4.6.2 Caractéristiques dynamiques ou en courant alternatif 78
4.7 Valeurs assignées mécaniques et environnementales, caractéristiques et données 79
4.8 Informations supplémentaires 79
4.8.1 Circuit équivalent d'entrée et de sortie 79
4.8.2 Protection interne 79
4.8.3 Condensateurs aux bornes 79
4.8.4 Résistance thermique 79
4.8.5 Interconnexions à d'autres types de circuit 79
4.8.6 Effets de composant(s) connecté(s) en externe 79
4.8.7 Recommandations pour tout (tous) dispositif(s) associé(s) 79
4.8.8 Précautions de manipulation 79
4.8.9 Données d'application 80
4.8.10 Autres informations d'application 80

4.8.11 Date de publication de la fiche technique 80
5 Méthodes de mesure 80
5.1 Généralités 80
5.1.1 Impédances caractéristiques 80
5.1.2 Précautions générales 80
5.1.3 Précautions de manipulation 80
5.1.4 Types 80
5.2 Gain (en puissance) linéaire (G_{lin}) 80
5.2.1 Objectif 80
5.2.2 Schéma de circuit 81
5.2.3 Principe de mesure 81
5.2.4 Description et exigences du circuit 81
5.2.5 Précautions à prendre 82
5.2.6 Procédure de mesure 82
5.2.7 Conditions spécifiées 82
5.3 Uniformité du gain (en puissance) linéaire (ΔG_{lin}) 82
5.3.1 Objectif 82
5.3.2 Schéma de circuit 82
5.3.3 Principe de mesure 82
5.3.4 Description et exigences du circuit 82
5.3.5 Précautions à prendre 82
5.3.6 Procédure de mesure 83
5.3.7 Conditions spécifiées 83
5.4 Gain en puissance (G_p) 83
5.4.1 Objectif 83
5.4.2 Schéma de circuit 83
5.4.3 Principe de mesure 83
5.4.4 Description et exigences du circuit 83
5.4.5 Précautions à prendre 83
5.4.6 Procédure de mesure 83
5.4.7 Conditions spécifiées 84
5.5 Uniformité du gain (en puissance) (ΔG_p) 84
5.5.1 Objectif 84
5.5.2 Schéma de circuit 84
5.5.3 Principe de mesure 84
5.5.4 Description et exigences du circuit 84
5.5.5 Précautions à prendre 84
5.5.6 Procédure de mesure 84
5.5.7 Conditions spécifiées 85
5.6 Réduction du gain (maximum disponible) (ΔG_{red}) 85
5.6.1 Objectif 85
5.6.2 Schéma de circuit 85
5.6.3 Principe de mesure 85
5.6.4 Description et exigences du circuit 85
5.6.5 Précautions à prendre 85
5.6.6 Procédure de mesure 85
5.6.7 Conditions spécifiées 85
5.7 Puissance de sortie limite ($P_{o(ltg)}$) et uniformité de la puissance de sortie limite ($\Delta P_{o(ltg)}$) 86

5.7.1 Objectif 86
5.7.2 Schéma de circuit 86
5.7.3 Principe de mesure 86
5.7.4 Description et exigences du circuit 86
5.7.5 Précautions à prendre 86
5.7.6 Procédure de mesure 86
5.7.7 Conditions spécifiées 86
5.8 Puissance de sortie (P_{o}) 87
5.8.1 Objectif 87
5.8.2 Schéma de circuit 87
5.8.3 Principe de mesure 87
5.8.4 Description et exigences du circuit 87
5.8.5 Précautions à prendre 87
5.8.6 Procédure de mesure 87
5.8.7 Conditions spécifiées 87
5.9 Puissance de sortie pour une compression de gain de 1 dB ($P_{o(1dB)}$) 87
5.9.1 Objectif 87
5.9.2 Schéma de circuit 87
5.9.3 Principe de mesure 87
5.9.4 Description et exigences du circuit 88
5.9.5 Précautions à prendre 88
5.9.6 Procédure de mesure 88
5.9.7 Conditions spécifiées 88
5.10 Facteur de bruit (F) 88
5.10.1 Objectif 88
5.10.2 Schéma de circuit 89
5.10.3 Principe de mesure 89
5.10.4 Description et exigences du circuit 90
5.10.5 Précautions à prendre 90
5.10.6 Procédure de mesure 90
5.10.7 Conditions spécifiées 90
5.11 Distorsion d'intermodulation (à deux tonalités) (P_{n}/P_{1}) 90
5.11.1 Objectif 90
5.11.2 Schéma de circuit 91
5.11.3 Principe de mesure 91
5.11.4 Description et exigences du circuit 92
5.11.5 Précautions à prendre 92
5.11.6 Procédure de mesure 92
5.11.7 Conditions spécifiées 92
5.12 Puissance au point d'interception (pour les produits d'intermodulation) ($P_{n(IP)}$) 92
5.12.1 Objectif 92
5.12.2 Schéma de circuit 92
5.12.3 Principe de mesure 92
5.12.4 Description et exigences du circuit 93
5.12.5 Précautions à prendre 93
5.12.6 Procédure de mesure 93
5.12.7 Conditions spécifiées 93

5.13 Amplitude du coefficient de réflexion d'entrée (affaiblissement de réflexion d'entrée) (~~s_{11}~~ $\lvert S_{11}\rvert$) 93
5.13.1 Objectif 93
5.13.2 Schéma de circuit 94
5.13.3 Principe de mesure 94
5.13.4 Description et exigences du circuit 94
5.13.5 Précautions à prendre 94
5.13.6 Procédure de mesure 94
5.13.7 Conditions spécifiées 95
5.14 Amplitude du coefficient de réflexion de sortie (affaiblissement de réflexion de sortie) (~~s_{22}~~ $\lvert S_{22}\rvert$) 95
5.14.1 Amplitude du coefficient de réflexion de sortie (affaiblissement de réflexion de sortie) dans une condition de fonctionnement en faibles signaux 95
5.14.2 Amplitude du coefficient de réflexion de sortie (affaiblissement de réflexion de sortie) dans une condition de fonctionnement en grands signaux 96
5.15 Amplitude du coefficient de transmission inverse (isolation) (~~s_{12}~~ $\lvert S_{12}\rvert$) 98
5.15.1 Objectif 98
5.15.2 Schéma de circuit 99
5.15.3 Principe de mesure 99
5.15.4 Description et exigences du circuit 99
5.15.5 Précautions à prendre 99
5.15.6 Procédure de mesure 99
5.15.7 Conditions spécifiées 100
5.16 Coefficient de conversion modulation d'amplitude/modulation de phase ($\alpha_{(AM\text{-}PM)}$) 100
5.16.1 Objectif 100
5.16.2 Schéma de circuit 100
5.16.3 Principe de mesure 100
5.16.4 Description et exigences du circuit 101
5.16.5 Précautions à prendre 101
5.16.6 Procédure de mesure 101
5.16.7 Conditions spécifiées 101
5.17 Temps de retard de groupe ($t_{d(grp)}$) 101
5.17.1 Objectif 101
5.17.2 Schéma de circuit 102
5.17.3 Principe de mesure 102
5.17.4 Description et exigences du circuit 102
5.17.5 Précautions à prendre 102
5.17.6 Procédure de mesure 102
5.17.7 Conditions spécifiées 102
5.18 Rendement en puissance ajoutée (η_{add}) 103
5.18.1 Purpose 103
5.18.2 Schéma de circuit 103
5.18.3 Principe de mesure 103
5.18.4 Description et exigences du circuit 104
5.18.5 Précautions à prendre 104
5.18.6 Procédure de mesure 104
5.18.7 Conditions spécifiées 104

5.19 Taux de distorsion de l'harmonique de rang n (P_{nth}/P_1) 104
5.19.1 Objectif 104
5.19.2 Schéma de circuit 105
5.19.3 Principe de mesure 105
5.19.4 Description et exigences du circuit 105
5.19.5 Précautions à prendre 105
5.19.6 Procédure de mesure 105
5.19.7 Conditions spécifiées 106
5.20 Puissance de bruit en sortie (P_N) 106
5.20.1 Objectif 106
5.20.2 Schémas des circuits 106
5.20.3 Principe de mesure 106
5.20.4 Description et exigences du circuit 107
5.20.5 Précautions à prendre 107
5.20.6 Procédure de mesure 107
5.20.7 Conditions spécifiées 107
5.21 Intensité parasite selon le ROS de charge spécifiée (P_{sp}/P_o) 108
5.21.1 Objectif 108
5.21.2 Schéma de circuit 108
5.21.3 Principe de mesure 108
5.21.4 Description et exigences du circuit 108
5.21.5 Précautions à prendre 109
5.21.6 Procédure de mesure 109
5.21.7 Conditions spécifiées 109
5.22 Rapport de puissance pour le canal adjacent ($P_{adj}/P_{o(mod)}$) 109
5.22.1 Objectif 109
5.22.2 Schéma de circuit 110
5.22.3 Procédure de mesure 110
5.22.4 Description et exigences du circuit 111
5.22.5 Précautions à prendre 111
5.22.6 Procédure de mesure 111
5.22.7 Conditions spécifiées 111
6 Vérification des méthodes 112
6.1 Tolérance de charge non adaptée (Ψ_L) 112
6.1.1 Objectif 112
6.1.2 Vérification de la méthode 1 (Intensité parasite) 112
6.1.3 Vérification de la méthode 2 (pas de discontinuité de la réponse en fréquence) 114
6.2 Tolérance de source non adaptée (Ψ_S) 115
6.2.1 Objectif 115
6.2.2 Vérification de la méthode 1 (intensité parasite) 115
6.2.3 Vérification de la méthode 2 (pas de discontinuité de la réponse en fréquence) 116
6.3 Robustesse de charge non adaptée (Ψ_R) 117
6.3.1 Objectif 117
6.3.2 Schéma de circuit 118
6.3.3 Description et exigences du circuit 118
6.3.4 Précautions à prendre 118
6.3.5 Procédure d'essai 118

6.3.6 Conditions spécifiées 119

Figure 1 – Circuit pour les mesures du gain linéaire 81
Figure 2 – Circuit de base pour la mesure du facteur de bruit 89
Figure 3 – Circuit de base pour les mesures de la distorsion d'intermodulation à deux fréquences porteuses 91
Figure 4 – Circuit pour les mesures d'amplitude du coefficient de réflexion d'entrée/ de sortie (affaiblissement de réflexion d'entrée/de sortie) 94
Figure 5 – Circuit pour la mesure du coefficient de réflexion de sortie 97
Figure 6 – Circuit pour la mesure de l'isolation 99
Figure 7 – Circuit de base pour la mesure de $\alpha_{(AM\text{-}PM)}$ 100
Figure 8 – Circuit pour la mesure du rendement en puissance ajoutée 103
Figure 9 – Circuit pour les mesures du taux de distorsion de l'harmonique de rang n 105
Figure 10 – Schéma du circuit de mesure de la puissance de bruit en sortie 106
Figure 11 – Schéma de circuit pour la mesure de l'intensité parasite 108
Figure 12 – Circuit de mesure du rapport de puissance pour le canal adjacent 110
Figure 13 – Circuit de vérification de la tolérance de charge non adaptée dans la méthode 1 112
Figure 14 – Circuit de vérification de la tolérance de charge non adaptée dans la méthode 2 114
Figure 15 – Circuit de vérification de la tolérance de source non adaptée dans la méthode 1 115
Figure 16 – Circuit de vérification de la tolérance de source non adaptée dans la méthode 2 116
Figure 17 – Circuit de vérification de la robustesse de charge non adaptée 118

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

_____

DISPOSITIFS À SEMICONDUCTEURS –

Partie 16-1: Circuits intégrés hyperfréquences – Amplificateurs

AVANT-PROPOS

1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

DÉGAGEMENT DE RESPONSABILITÉ
Cette version consolidée n'est pas une Norme IEC officielle, elle a été préparée par commodité pour l'utilisateur. Seules les versions courantes de cette norme et de son(ses) amendement(s) doivent être considérées comme les documents officiels.

Cette version consolidée de l'IEC 60747-16-1 porte le numéro d'édition 1.2. Elle comprend la première édition (2001-11) [documents 47E/200/FDIS et 47E/204/RVD], son amendement 1 (2007-01) [documents 47E/305/FDIS et 47E/317/RVD] et son amendement 2 (2017-02) [documents 47E/500/CDV et 47E/518/RVC]. Le contenu technique est identique à celui de l'édition de base et à ses amendements.

Dans cette version Redline, une ligne verticale dans la marge indique où le contenu technique est modifié par les amendements 1 et 2. Les ajouts sont en vert, les suppressions sont en rouge, barrées. Une version Finale avec toutes les modifications acceptées est disponible dans cette publication.

La Norme Internationale IEC 60747-16-1 a été établie par le sous-comité 47E: Dispositifs à semiconducteurs discrets, du comité d'études 47 de l'IEC: Dispositifs à semiconducteurs.

La version française de cette norme n'a pas été soumise au vote.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 3.

Le comité a décidé que le contenu de la publication de base et de ses amendements ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "http://webstore.iec.ch" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo *"colour inside"* qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

DISPOSITIFS À SEMICONDUCTEURS –

Partie 16-1: Circuits intégrés hyperfréquences – Amplificateurs

1 Domaine d'application

La présente partie de l'IEC 60747 fournit la terminologie, les valeurs assignées et caractéristiques essentielles, ainsi que les méthodes de mesure pour des amplificateurs de puissance hyperfréquences à circuits intégrés.

2 Références normatives

Les documents normatifs suivants contiennent des dispositions qui, par suite de la référence qui y est faite, constituent des dispositions valables pour la présente partie de la Norme internationale IEC 60747. Pour les références datées, tout amendement ou toute révision portant sur ces publications qui seraient publiés ultérieurement ne s'applique pas. Cependant, les parties prenantes aux accords fondés sur la présente partie de l'IEC 60747 sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Pour les références non datées, la dernière édition du document normatif en référence s'applique. Les membres de l'IEC et de l'ISO tiennent à jour l'état des normes internationales en vigueur.

IEC 60050-702, *Vocabulaire Electrotechnique International – Chapitre 702: Oscillations, signaux et dispositifs associés* (disponible à l'adresse: http://www.electropedia.org)

~~IEC 60617-12:1997, *Symboles graphiques pour schémas – Partie 12: Opérateurs logiques binaires*~~

~~IEC 60617-13:1993, *Symboles graphiques pour schémas – Partie 13: Eléments analogues*~~

IEC 60617, *Symboles graphiques pour schémas* (disponible à l'adresse http://std.iec.ch/iec60617)

IEC 60747-1:~~1983~~ 2006, *Dispositifs à semiconducteurs – Partie 1: Généralités*
IEC 60747-1:2006/AMD1:2010

IEC 60747-4:2007, *Dispositifs à semiconducteurs – Dispositifs discrets – Partie 4: Diodes et transistors hyperfréquences*
IEC 60747-4:2007/AMD1:2017

~~IEC 60747-7:2000, *Dispositifs à semiconducteurs – Partie 7: Transistors bipolaires*~~

IEC 60748-2:1997, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 2: Circuits intégrés numériques*

IEC 60748-3:1986, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 3: Circuits intégrés analogiques*
IEC 60748-3:1986/AMD1:1991
IEC 60748-3:1986/AMD2:1994

IEC 60748-4:1997, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 4: Circuits intégrés d'interface*

IEC 61340-5-1, *Electrostatique – Partie 5-1: Protection des dispositifs électroniques contre les phénomènes électrostatiques – Exigences générales*

IEC TR 61340-5-2, *Electrostatique – Partie 5-2: Protection des dispositifs électroniques contre les phénomènes électrostatiques – Guide d'utilisation*

IEC 60747-16-1

Edition 1.2 2017-02

FINAL VERSION

VERSION FINALE

Semiconductor devices –
Part 16-1: Microwave integrated circuits – Amplifiers

Dispositifs à semiconducteurs –
Partie 16-1: Circuits intégrés hyperfréquences – Amplificateurs



IEC 60747-16-1:2001-11+AMD1:2007-01+AMD2:2017-02 CSV(en-fr)

CONTENTS

FOREWORD 7
1 Scope 9
2 Normative references 9
3 Terms and definitions 9
4 Essential ratings and characteristics 12
4.1 General 12
4.1.1 Circuit identification and types 12
4.2 Application related description 13
4.2.1 Conformance to system and/or interface information 13
4.2.2 Overall block diagram 13
4.2.3 Reference data 13
4.2.4 Electrical compatibility 13
4.2.5 Associated devices 13
4.3 Specification of the function 14
4.3.1 Detailed block diagram – Functional blocks 14
4.3.2 Identification and function of terminals 14
4.3.3 Functional description 15
4.3.4 Family-related characteristics 15
4.4 Limiting values (absolute maximum rating system) 15
4.4.1 Electrical limiting values 16
4.4.2 Temperatures 16
4.5 Operating conditions (within the specified operating temperature range) 16
4.5.1 Power supplies positive and/or negative values 17
4.5.2 Initialization sequences (where appropriate) 17
4.5.3 Input voltage(s) (where appropriate) 17
4.5.4 Output current(s) (where appropriate) 17
4.5.5 Voltage and/or current of other terminal(s) 17
4.5.6 External elements (where appropriate) 17
4.5.7 Operating temperature range 17
4.6 Electrical characteristics 17
4.6.1 Static characteristics 17
4.6.2 Dynamic or a.c. characteristics 17
4.7 Mechanical and environmental ratings, characteristics and data 18
4.8 Additional information 19
4.8.1 Equivalent input and output circuit 19
4.8.2 Internal protection 19
4.8.3 Capacitors at terminals 19
4.8.4 Thermal resistance 19
4.8.5 Interconnections to other types of circuit 19
4.8.6 Effects of externally connected component(s) 19
4.8.7 Recommendations for any associated device(s) 19
4.8.8 Handling precautions 19
4.8.9 Application data 19
4.8.10 Other application information 19
4.8.11 Date of issue of the data sheet 19
5 Measuring methods 19
5.1 General 19
5.1.1 Characteristic impedances 19
5.1.2 General precautions 19
5.1.3 Handling precautions 20
5.1.4 Types 20

5.2 Linear (power) gain (G_{lin}) 20
5.2.1 Purpose 20
5.2.2 Circuit diagram 20
5.2.3 Principle of measurement 20
5.2.4 Circuit description and requirements 21
5.2.5 Precautions to be observed 21
5.2.6 Measurement procedure 21
5.2.7 Specified conditions 21
5.3 Linear (power) gain flatness (ΔG_{lin}) 21
5.3.1 Purpose 21
5.3.2 Circuit diagram 21
5.3.3 Principle of measurement 21
5.3.4 Circuit description and requirements 22
5.3.5 Precautions to be observed 22
5.3.6 Measurement procedure 22
5.3.7 Specified conditions 22
5.4 Power gain (G_p) 22
5.4.1 Purpose 22
5.4.2 Circuit diagram 22
5.4.3 Principle of measurement 22
5.4.4 Circuit description and requirements 22
5.4.5 Precautions to be observed 22
5.4.6 Measurement procedure 23
5.4.7 Specified conditions 23
5.5 (Power) gain flatness (ΔG_p) 23
5.5.1 Purpose 23
5.5.2 Circuit diagram 23
5.5.3 Principle of measurement 23
5.5.4 Circuit description and requirements 23
5.5.5 Precautions to be observed 23
5.5.6 Measurement procedure 23
5.5.7 Specified conditions 24
5.6 (Maximum available) gain reduction (ΔG_{red}) 24
5.6.1 Purpose 24
5.6.2 Circuit diagram 24
5.6.3 Principle of measurement 24
5.6.4 Circuit description and requirements 24
5.6.5 Precautions to be observed 24
5.6.6 Measurement procedure 24
5.6.7 Specified conditions 25
5.7 Limiting output power ($P_{o(ltg)}$) and limiting output power flatness ($\Delta P_{o(ltg)}$) 25
5.7.1 Purpose 25
5.7.2 Circuit diagram 25
5.7.3 Principle of measurement 25
5.7.4 Circuit description and requirements 25
5.7.5 Precautions to be observed 25
5.7.6 Measurement procedure 25
5.7.7 Specified conditions 25
5.8 Output power (P_o) 26
5.8.1 Purpose 26
5.8.2 Circuit diagram 26
5.8.3 Principle of measurement 26
5.8.4 Circuit description and requirements 26
5.8.5 Precautions to be observed 26
5.8.6 Measurement procedure 26

5.8.7 Specified conditions 26
5.9 Output power at 1 dB gain compression ($P_{o(1dB)}$) 26
5.9.1 Purpose 26
5.9.2 Circuit diagram 26
5.9.3 Principle of measurement 26
5.9.4 Circuit description and requirements 27
5.9.5 Precautions to be observed 27
5.9.6 Measurement procedure 27
5.9.7 Specified conditions 27
5.10 Noise figure (F) 27
5.10.1 Purpose 27
5.10.2 Circuit diagram 27
5.10.3 Principle of measurement 28
5.10.4 Circuit description and requirements 28
5.10.5 Precautions to be observed 28
5.10.6 Measurement procedure 28
5.10.7 Specified conditions 29
5.11 Intermodulation distortion (two-tone) (P_n/P_1) 29
5.11.1 Purpose 29
5.11.2 Circuit diagram 29
5.11.3 Principle of measurement 30
5.11.4 Circuit description and requirements 30
5.11.5 Precautions to be observed 30
5.11.6 Measurement procedure 30
5.11.7 Specified conditions 31
5.12 Power at the intercept point (for intermodulation products) ($P_{n(IP)}$) 31
5.12.1 Purpose 31
5.12.2 Circuit diagram 31
5.12.3 Principle of measurement 31
5.12.4 Circuit description and requirements 31
5.12.5 Precautions to be observed 31
5.12.6 Measurement procedure 31
5.12.7 Specified conditions 32
5.13 Magnitude of the input reflection coefficient (input return loss) ($|S_{11}|$) 32
5.13.1 Purpose 32
5.13.2 Circuit diagram 32
5.13.3 Principle of measurement 32
5.13.4 Circuit description and requirements 32
5.13.5 Precautions to be observed 33
5.13.6 Measurement procedure 33
5.13.7 Specified conditions 33
5.14 Magnitude of the output reflection coefficient (output return loss) ($|S_{22}|$) 33
5.14.1 Magnitude of the output reflection coefficient (output return loss) under small-signal operating condition 33
5.14.2 Magnitude of the output reflection coefficient (output return loss) under large-signal operating condition 34
5.15 Magnitude of the reverse transmission coefficient (isolation) ($|S_{12}|$) 36
5.15.1 Purpose 36
5.15.2 Circuit diagram 37
5.15.3 Principle of measurement 37
5.15.4 Circuit description and requirements 37
5.15.5 Precautions to be observed 37
5.15.6 Measurement procedure 37
5.15.7 Specified conditions 38

5.16 Conversion coefficient of amplitude modulation to phase modulation ($\alpha_{(AM\text{-}PM)}$) 38
5.16.1 Purpose 38
5.16.2 Circuit diagram 38
5.16.3 Principle of measurement 38
5.16.4 Circuit description and requirements 39
5.16.5 Precautions to be observed 39
5.16.6 Measurement procedure 39
5.16.7 Specified conditions 39
5.17 Group delay time ($t_{d(grp)}$) 39
5.17.1 Purpose 39
5.17.2 Circuit diagram 40
5.17.3 Principle of measurement 40
5.17.4 Circuit description and requirements 40
5.17.5 Precautions to be observed 40
5.17.6 Measurement procedure 40
5.17.7 Specified conditions 40
5.18 Power added efficiency (η_{add}) 41
5.18.1 Purpose 41
5.18.2 Circuit diagram 41
5.18.3 Principle of measurement 41
5.18.4 Circuit description and requirements 42
5.18.5 Precautions to be observed 42
5.18.6 Measurement procedure 42
5.18.7 Specified conditions 42
5.19 nth order harmonic distortion ratio (P_{nth}/P_1) 42
5.19.1 Purpose 42
5.19.2 Circuit diagram 43
5.19.3 Principle of measurement 43
5.19.4 Circuit description and requirements 43
5.19.5 Precautions to be observed 43
5.19.6 Measurement procedure 43
5.19.7 Specified conditions 44
5.20 Output noise power (P_N) 44
5.20.1 Purpose 44
5.20.2 Circuit diagram 44
5.20.3 Principle of measurement 44
5.20.4 Circuit description and requirements 45
5.20.5 Precautions to be observed 45
5.20.6 Measurement procedure 45
5.20.7 Specified conditions 45
5.21 Spurious intensity under specified load VSWR (P_{sp}/P_o) 46
5.21.1 Purpose 46
5.21.2 Circuit diagram 46
5.21.3 Principle of measurement 46
5.21.4 Circuit description and requirements 46
5.21.5 Precautions to be observed 46
5.21.6 Measurement procedure 47
5.21.7 Specified conditions 47
5.22 Adjacent channel power ratio ($P_{adj}/P_{o(mod)}$) 47
5.22.1 Purpose 47
5.22.2 Circuit diagram 48
5.22.3 Principle of measurement 48
5.22.4 Circuit description and requirement 49
5.22.5 Precautions to be observed 49

5.22.6 Measurement procedure 49
5.22.7 Specified conditions 49
6 Verifying methods 50
6.1 Load mismatch tolerance (Ψ_L) 50
6.1.1 Purpose 50
6.1.2 Verification of method 1 (spurious intensity) 50
6.1.3 Verification of method 2 (no discontinuity of the frequency response) 52
6.2 Source mismatch tolerance (Ψ_S) 53
6.2.1 Purpose 53
6.2.2 Verification of method 1 (spurious intensity) 53
6.2.3 Verifying method 2 (no discontinuity of the frequency response) 54
6.3 Load mismatch ruggedness (Ψ_R) 55
6.3.1 Purpose 55
6.3.2 Circuit diagram 56
6.3.3 Circuit description and requirements 56
6.3.4 Precautions to be observed 56
6.3.5 Test procedure 56
6.3.6 Specified conditions 57

Figure 1 – Circuit for the measurements of linear gain 20
Figure 2 – Basic circuit for the measurement of the noise figure 28
Figure 3 – Basic circuit for the measurements of two-tone intermodulation distortion 30
Figure 4 – Circuit for the measurements of magnitude of input/output reflection coefficient (input/output return loss) 32
Figure 5 – Circuit for the measurement of output reflection coefficient 35
Figure 6 – Circuit for the measurement of isolation 37
Figure 7 – Basic circuit for the measurement of $\alpha_{(AM\text{-}PM)}$ 38
Figure 8 – Circuit for the measurement of the power added efficiency 41
Figure 9 – Circuit for the measurements of the nth order harmonic distortion ratio 43
Figure 10 – Circuit diagram for the measurement of the output noise power 44
Figure 11 – Circuit diagram for the measurement of the spurious intensity 46
Figure 12 – Circuit for the measurement of the adjacent channel power ratio 48
Figure 13 – Circuit for the verification of load mismatch tolerance in method 1 50
Figure 14 – Circuit for the verification of load mismatch tolerance in method 2 52
Figure 15 – Circuit for the verification of source mismatch tolerance in method 1 53
Figure 16 – Circuit for the verification of source mismatch tolerance in method 2 54
Figure 17 – Circuit for the verification of load mismatch ruggedness 56

INTERNATIONAL ELECTROTECHNICAL COMMISSION

_____

SEMICONDUCTOR DEVICES –

Part 16-1: Microwave integrated circuits – Amplifiers

FOREWORD

1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
6) All users should ensure that they have the latest edition of this publication.
7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

DISCLAIMER
This Consolidated version is not an official IEC Standard and has been prepared for user convenience. Only the current versions of the standard and its amendment(s) are to be considered the official documents.

This Consolidated version of IEC 60747-16-1 bears the edition number 1.2. It consists of the first edition (2001-11) [documents 47E/200/FDIS and 47E/204/RVD], its amendment 1 (2007-01) [documents 47E/305/FDIS and 47E/317/RVD] and its amendment 2 (2017-02) [documents 47E/500/CDV and 47E/518/RVC]. The technical content is identical to the base edition and its amendments.

This Final version does not show where the technical content is modified by amendments 1 and 2. A separate Redline version with all changes highlighted is available in this publication.

International Standard IEC 60747-16-1 has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices.

The French version of this standard has not been voted upon.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 3.

The committee has decided that the contents of the base publication and its amendments will remain unchanged until the stability date indicated on the IEC web site under "http://webstore.iec.ch" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

SEMICONDUCTOR DEVICES –

Part 16-1: Microwave integrated circuits – Amplifiers

1 Scope

This part of IEC 60747 provides the terminology, the essential ratings and characteristics, as well as the measuring methods for integrated circuit microwave power amplifiers.

2 Normative references

The following normative documents contain provisions which, through reference in this text, constitute provisions of this part of IEC 60747. For dated references, subsequent amendments to, or revisions of, any of these publications do not apply. However, parties to agreements based on this part of IEC 60747 are encouraged to investigate the possibility of applying the most recent editions of the normative documents indicated below. For undated references, the latest edition of the normative document referred to applies. Members of IEC and ISO maintain registers of currently valid International Standards.

IEC 60050-702, *International Electrotechnical Vocabulary – Chapter 702: Oscillations, signals and related devices* (available at: http://www.electropedia.org)

IEC 60617, *Graphical symbols for diagrams* (available at: <http://std.iec.ch/iec60617>)

IEC 60747-1:2006, *Semiconductor devices – Part 1: General*
IEC 60747-1:2006/AMD1:2010

IEC 60747-4:2007, *Semiconductor devices – Discrete devices – Part 4: Microwave diodes and transistors*
IEC 60747-4:2007/AMD1:2017

IEC 60748-2:1997, *Semiconductor devices – Integrated circuits – Part 2: Digital integrated circuits*

IEC 60748-3:1986, *Semiconductor devices – Integrated circuits – Part 3: Analogue integrated circuits*
IEC 60748-3:1986/AMD1:1991
IEC 60748-3:1986/AMD2:1994

IEC 60748-4:1997, *Semiconductor devices – Integrated circuits – Part 4: Interface integrated circuits*

IEC/TS 61340-5-1*, Electrostatics - Part 5-1: Protection of electronic devices from electrostatic phenomena - General requirements*

IEC/TS 61340-5-2*, Electrostatics - Part 5-2: Protection of electronic devices from electrostatic phenomena - User guide*

3.1
linear (power) gain G_{lin}
power gain in the linear region of the power transfer curve P_o (dBm) = $f(P_i)$

NOTE In this region, ΔP_o (dBm) = ΔP_i (dBm).

3.2
linear (power) gain flatness ΔG_{lin}
power gain flatness when the operating point lies in the linear region of the power transfer curve

3.3
power gain G_p, G
ratio of the output power to the input power

NOTE Usually the power gain is expressed in decibels.

3.4
(power) gain flatness ΔG_p
difference between the maximum and minimum power gain for a specified input power in a specified frequency range

3.5
(maximum available) gain reduction ΔG_{red}
difference in decibels between the maximum and minimum power gains that can be provided by the gain control

3.6 Output power limiting

3.6.1
output power limiting range
range in which, for rising input power, the output power is limiting

NOTE For specification purposes, the limits of this range are specified by specified lower and upper limit values for the input power.

3.6.2
limiting output power $P_{o(ltg)}$
output power in the range where it is limiting

3.6.3
limiting output power flatness $\Delta P_{o(ltg)}$
difference between the maximum and minimum output power in the output power limiting range:

$$\Delta P_{o(ltg)} = P_{o(ltg,max)} - P_{o(ltg,min)}$$

3.7
intermodulation distortion
P_n/P_1
ratio of the nth order component to the output power of the fundamental component of the output power

Note 1 to entry: The abbreviation "IMD_n" is in common use for the nth order intermodulation distortion.

SOURCE: IEC 60747-4:2007/AMD1:2017, 7.2.19.

3.8
power at the intercept point (for intermodulation products)
$P_{n(IP)}$
output power at intersection between the extrapolated output powers of the fundamental component and the nth order intermodulation components, when the extrapolation is carried

SOMMAIRE

AVANT-PROPOS 64
1 Domaine d'application 66
2 Références normatives 66
3 Termes et définitions 67
4 Valeurs assignées et caractéristiques essentielles 69
4.1 Généralités 69
4.1.1 Identification et types de circuits 69
4.2 Description relative à l'application 70
4.2.1 Conformité au système et/ou aux informations d'interface 70
4.2.2 Schéma de principe global 70
4.2.3 Données de référence 70
4.2.4 Compatibilité électrique 71
4.2.5 Dispositifs associés 71
4.3 Spécification de la fonction 71
4.3.1 Schéma de principe détaillé – Blocs fonctionnels 71
4.3.2 Identification et fonction des bornes 71
4.3.3 Description fonctionnelle 73
4.3.4 Caractéristiques relatives à la famille 73
4.4 Valeurs limites (système de valeurs assignées maximales absolues) 73
4.4.1 Valeurs limites électriques 73
4.4.2 Températures 74
4.5 Conditions de fonctionnement (dans la plage de températures de fonctionnement spécifiée) 75
4.5.1 Valeurs positives et/ou négatives de sources d'alimentation 75
4.5.2 Séquences d'initialisation (s'il y a lieu) 75
4.5.3 Tension(s) d'entrée (s'il y a lieu) 75
4.5.4 Courant(s) de sortie (s'il y a lieu) 75
4.5.5 Tension et/ou courant d'autre(s) borne(s) 75
4.5.6 Eléments externes (s'il y a lieu) 75
4.5.7 Plage de températures de fonctionnement 75
4.6 Caractéristiques électriques 75
4.6.1 Caractéristiques statiques 75
4.6.2 Caractéristiques dynamiques ou en courant alternatif 76
4.7 Valeurs assignées mécaniques et environnementales, caractéristiques et données 77
4.8 Informations supplémentaires 77
4.8.1 Circuit équivalent d'entrée et de sortie 77
4.8.2 Protection interne 77
4.8.3 Condensateurs aux bornes 77
4.8.4 Résistance thermique 77
4.8.5 Interconnexions à d'autres types de circuit 77
4.8.6 Effets de composant(s) connecté(s) en externe 77
4.8.7 Recommandations pour tout (tous) dispositif(s) associé(s) 77
4.8.8 Précautions de manipulation 77
4.8.9 Données d'application 78
4.8.10 Autres informations d'application 78

4.8.11 Date de publication de la fiche technique 78
5 Méthodes de mesure 78
5.1 Généralités 78
5.1.1 Impédances caractéristiques 78
5.1.2 Précautions générales 78
5.1.3 Précautions de manipulation 78
5.1.4 Types 78
5.2 Gain (en puissance) linéaire (G_{lin}) 78
5.2.1 Objectif 78
5.2.2 Schéma de circuit 79
5.2.3 Principe de mesure 79
5.2.4 Description et exigences du circuit 79
5.2.5 Précautions à prendre 80
5.2.6 Procédure de mesure 80
5.2.7 Conditions spécifiées 80
5.3 Uniformité du gain (en puissance) linéaire (ΔG_{lin}) 80
5.3.1 Objectif 80
5.3.2 Schéma de circuit 80
5.3.3 Principe de mesure 80
5.3.4 Description et exigences du circuit 80
5.3.5 Précautions à prendre 80
5.3.6 Procédure de mesure 81
5.3.7 Conditions spécifiées 81
5.4 Gain en puissance (G_{p}) 81
5.4.1 Objectif 81
5.4.2 Schéma de circuit 81
5.4.3 Principe de mesure 81
5.4.4 Description et exigences du circuit 81
5.4.5 Précautions à prendre 81
5.4.6 Procédure de mesure 81
5.4.7 Conditions spécifiées 82
5.5 Uniformité du gain (en puissance) (ΔG_{p}) 82
5.5.1 Objectif 82
5.5.2 Schéma de circuit 82
5.5.3 Principe de mesure 82
5.5.4 Description et exigences du circuit 82
5.5.5 Précautions à prendre 82
5.5.6 Procédure de mesure 82
5.5.7 Conditions spécifiées 83
5.6 Réduction du gain (maximum disponible) (ΔG_{red}) 83
5.6.1 Objectif 83
5.6.2 Schéma de circuit 83
5.6.3 Principe de mesure 83
5.6.4 Description et exigences du circuit 83
5.6.5 Précautions à prendre 83
5.6.6 Procédure de mesure 83
5.6.7 Conditions spécifiées 83
5.7 Puissance de sortie limite ($P_{\text{o(ltg)}}$) et uniformité de la puissance de sortie limite ($\Delta P_{\text{o(ltg)}}$) 84

5.7.1 Objectif 84
5.7.2 Schéma de circuit 84
5.7.3 Principe de mesure 84
5.7.4 Description et exigences du circuit 84
5.7.5 Précautions à prendre 84
5.7.6 Procédure de mesure 84
5.7.7 Conditions spécifiées 84
5.8 Puissance de sortie (P_{o}) 85
5.8.1 Objectif 85
5.8.2 Schéma de circuit 85
5.8.3 Principe de mesure 85
5.8.4 Description et exigences du circuit 85
5.8.5 Précautions à prendre 85
5.8.6 Procédure de mesure 85
5.8.7 Conditions spécifiées 85
5.9 Puissance de sortie pour une compression de gain de 1 dB ($P_{o(1dB)}$) 85
5.9.1 Objectif 85
5.9.2 Schéma de circuit 85
5.9.3 Principe de mesure 85
5.9.4 Description et exigences du circuit 86
5.9.5 Précautions à prendre 86
5.9.6 Procédure de mesure 86
5.9.7 Conditions spécifiées 86
5.10 Facteur de bruit (F) 86
5.10.1 Objectif 86
5.10.2 Schéma de circuit 87
5.10.3 Principe de mesure 87
5.10.4 Description et exigences du circuit 88
5.10.5 Précautions à prendre 88
5.10.6 Procédure de mesure 88
5.10.7 Conditions spécifiées 88
5.11 Distorsion d'intermodulation (à deux tonalités) (P_{n}/P_{1}) 88
5.11.1 Objectif 88
5.11.2 Schéma de circuit 89
5.11.3 Principe de mesure 89
5.11.4 Description et exigences du circuit 90
5.11.5 Précautions à prendre 90
5.11.6 Procédure de mesure 90
5.11.7 Conditions spécifiées 90
5.12 Puissance au point d'interception (pour les produits d'intermodulation) ($P_{n(IP)}$) 90
5.12.1 Objectif 90
5.12.2 Schéma de circuit 90
5.12.3 Principe de mesure 90
5.12.4 Description et exigences du circuit 91
5.12.5 Précautions à prendre 91
5.12.6 Procédure de mesure 91
5.12.7 Conditions spécifiées 91

5.13 Amplitude du coefficient de réflexion d'entrée (affaiblissement de réflexion d'entrée) ($|S_{11}|$) 91
5.13.1 Objectif 91
5.13.2 Schéma de circuit 92
5.13.3 Principe de mesure 92
5.13.4 Description et exigences du circuit 92
5.13.5 Précautions à prendre 92
5.13.6 Procédure de mesure 92
5.13.7 Conditions spécifiées 93
5.14 Amplitude du coefficient de réflexion de sortie (affaiblissement de réflexion de sortie) ($|S_{22}|$) 93
5.14.1 Amplitude du coefficient de réflexion de sortie (affaiblissement de réflexion de sortie) dans une condition de fonctionnement en faibles signaux 93
5.14.2 Amplitude du coefficient de réflexion de sortie (affaiblissement de réflexion de sortie) dans une condition de fonctionnement en grands signaux 94
5.15 Amplitude du coefficient de transmission inverse (isolation) ($|S_{12}|$) 96
5.15.1 Objectif 96
5.15.2 Schéma de circuit 97
5.15.3 Principe de mesure 97
5.15.4 Description et exigences du circuit 97
5.15.5 Précautions à prendre 97
5.15.6 Procédure de mesure 97
5.15.7 Conditions spécifiées 98
5.16 Coefficient de conversion modulation d'amplitude/modulation de phase (α(AM-PM)) 98
5.16.1 Objectif 98
5.16.2 Schéma de circuit 98
5.16.3 Principe de mesure 98
5.16.4 Description et exigences du circuit 99
5.16.5 Précautions à prendre 99
5.16.6 Procédure de mesure 99
5.16.7 Conditions spécifiées 99
5.17 Temps de retard de groupe ($t_{d(grp)}$) 99
5.17.1 Objectif 99
5.17.2 Schéma de circuit 100
5.17.3 Principe de mesure 100
5.17.4 Description et exigences du circuit 100
5.17.5 Précautions à prendre 100
5.17.6 Procédure de mesure 100
5.17.7 Conditions spécifiées 100
5.18 Rendement en puissance ajoutée (η_{add}) 101
5.18.1 Purpose 101
5.18.2 Schéma de circuit 101
5.18.3 Principe de mesure 101
5.18.4 Description et exigences du circuit 102
5.18.5 Précautions à prendre 102
5.18.6 Procédure de mesure 102
5.18.7 Conditions spécifiées 102

5.19 Taux de distorsion de l'harmonique de rang n (P_{nth}/P_1) 102
5.19.1 Objectif 102
5.19.2 Schéma de circuit 103
5.19.3 Principe de mesure 103
5.19.4 Description et exigences du circuit 103
5.19.5 Précautions à prendre 103
5.19.6 Procédure de mesure 103
5.19.7 Conditions spécifiées 104
5.20 Puissance de bruit en sortie (P_N) 104
5.20.1 Objectif 104
5.20.2 Schémas des circuits 104
5.20.3 Principe de mesure 104
5.20.4 Description et exigences du circuit 105
5.20.5 Précautions à prendre 105
5.20.6 Procédure de mesure 105
5.20.7 Conditions spécifiées 105
5.21 Intensité parasite selon le ROS de charge spécifiée (P_{sp}/P_o) 106
5.21.1 Objectif 106
5.21.2 Schéma de circuit 106
5.21.3 Principe de mesure 106
5.21.4 Description et exigences du circuit 106
5.21.5 Précautions à prendre 107
5.21.6 Procédure de mesure 107
5.21.7 Conditions spécifiées 107
5.22 Rapport de puissance pour le canal adjacent ($P_{adj}/P_{o(mod)}$) 107
5.22.1 Objectif 107
5.22.2 Schéma de circuit 108
5.22.3 Procédure de mesure 108
5.22.4 Description et exigences du circuit 109
5.22.5 Précautions à prendre 109
5.22.6 Procédure de mesure 109
5.22.7 Conditions spécifiées 109
6 Vérification des méthodes 110
6.1 Tolérance de charge non adaptée (Ψ_L) 110
6.1.1 Objectif 110
6.1.2 Vérification de la méthode 1 (Intensité parasite) 110
6.1.3 Vérification de la méthode 2 (pas de discontinuité de la réponse en fréquence) 112
6.2 Tolérance de source non adaptée (Ψ_S) 113
6.2.1 Objectif 113
6.2.2 Vérification de la méthode 1 (intensité parasite) 113
6.2.3 Vérification de la méthode 2 (pas de discontinuité de la réponse en fréquence) 114
6.3 Robustesse de charge non adaptée (Ψ_R) 115
6.3.1 Objectif 115
6.3.2 Schéma de circuit 116
6.3.3 Description et exigences du circuit 116
6.3.4 Précautions à prendre 116
6.3.5 Procédure d'essai 116

6.3.6 Conditions spécifiées 117

Figure 1 – Circuit pour les mesures du gain linéaire 79
Figure 2 – Circuit de base pour la mesure du facteur de bruit 87
Figure 3 – Circuit de base pour les mesures de la distorsion d'intermodulation à deux fréquences porteuses 89
Figure 4 – Circuit pour les mesures d'amplitude du coefficient de réflexion d'entrée/ de sortie (affaiblissement de réflexion d'entrée/de sortie) 92
Figure 5 – Circuit pour la mesure du coefficient de réflexion de sortie 95
Figure 6 – Circuit pour la mesure de l'isolation 97
Figure 7 – Circuit de base pour la mesure de $\alpha_{(AM\text{-}PM)}$ 98
Figure 8 – Circuit pour la mesure du rendement en puissance ajoutée 101
Figure 9 – Circuit pour les mesures du taux de distorsion de l'harmonique de rang n 103
Figure 10 – Schéma du circuit de mesure de la puissance de bruit en sortie 104
Figure 11 – Schéma de circuit pour la mesure de l'intensité parasite 106
Figure 12 – Circuit de mesure du rapport de puissance pour le canal adjacent 108
Figure 13 – Circuit de vérification de la tolérance de charge non adaptée dans la méthode 1 110
Figure 14 – Circuit de vérification de la tolérance de charge non adaptée dans la méthode 2 112
Figure 15 – Circuit de vérification de la tolérance de source non adaptée dans la méthode 1 113
Figure 16 – Circuit de vérification de la tolérance de source non adaptée dans la méthode 2 114
Figure 17 – Circuit de vérification de la robustesse de charge non adaptée 116

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

_____

DISPOSITIFS À SEMICONDUCTEURS –

Partie 16-1: Circuits intégrés hyperfréquences – Amplificateurs

AVANT-PROPOS

1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

DÉGAGEMENT DE RESPONSABILITÉ
Cette version consolidée n'est pas une Norme IEC officielle, elle a été préparée par commodité pour l'utilisateur. Seules les versions courantes de cette norme et de son(ses) amendement(s) doivent être considérées comme les documents officiels.

Cette version consolidée de l'IEC 60747-16-1 porte le numéro d'édition 1.2. Elle comprend la première édition (2001-11) [documents 47E/200/FDIS et 47E/204/RVD], son amendement 1 (2007-01) [documents 47E/305/FDIS et 47E/317/RVD] et son amendement 2 (2017-02) [documents 47E/500/CDV et 47E/518/RVC]. Le contenu technique est identique à celui de l'édition de base et à ses amendements.

Cette version Finale ne montre pas les modifications apportées au contenu technique par les amendements 1 et 2. Une version Redline montrant toutes les modifications est disponible dans cette publication.

La Norme Internationale IEC 60747-16-1 a été établie par le sous-comité 47E: Dispositifs à semiconducteurs discrets, du comité d'études 47 de l'IEC: Dispositifs à semiconducteurs.

La version française de cette norme n'a pas été soumise au vote.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 3.

Le comité a décidé que le contenu de la publication de base et de ses amendements ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "http://webstore.iec.ch" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

DISPOSITIFS À SEMICONDUCTEURS –

Partie 16-1: Circuits intégrés hyperfréquences – Amplificateurs

1 Domaine d'application

La présente partie de l'IEC 60747 fournit la terminologie, les valeurs assignées et caractéristiques essentielles, ainsi que les méthodes de mesure pour des amplificateurs de puissance hyperfréquences à circuits intégrés.

2 Références normatives

Les documents normatifs suivants contiennent des dispositions qui, par suite de la référence qui y est faite, constituent des dispositions valables pour la présente partie de la Norme internationale IEC 60747. Pour les références datées, tout amendement ou toute révision portant sur ces publications qui seraient publiés ultérieurement ne s'applique pas. Cependant, les parties prenantes aux accords fondés sur la présente partie de l'IEC 60747 sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Pour les références non datées, la dernière édition du document normatif en référence s'applique. Les membres de l'IEC et de l'ISO tiennent à jour l'état des normes internationales en vigueur.

IEC 60050-702, *Vocabulaire Electrotechnique International – Chapitre 702: Oscillations, signaux et dispositifs associés* (disponible à l'adresse: http://www.electropedia.org)

IEC 60617, *Symboles graphiques pour schémas* (disponible à l'adresse http://std.iec.ch/iec60617)

IEC 60747-1: 2006, *Dispositifs à semiconducteurs – Partie 1: Généralités*
IEC 60747-1:2006/AMD1:2010

IEC 60747-4:2007, *Dispositifs à semiconducteurs – Dispositifs discrets – Partie 4: Diodes et transistors hyperfréquences*
IEC 60747-4:2007/AMD1:2017

IEC 60748-2:1997, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 2: Circuits intégrés numériques*

IEC 60748-3:1986, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 3: Circuits intégrés analogiques*
IEC 60748-3:1986/AMD1:1991
IEC 60748-3:1986/AMD2:1994

IEC 60748-4:1997, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 4: Circuits intégrés d'interface*

IEC 61340-5-1, *Electrostatique – Partie 5-1: Protection des dispositifs électroniques contre les phénomènes électrostatiques – Exigences générales*

IEC TR 61340-5-2, *Electrostatique – Partie 5-2: Protection des dispositifs électroniques contre les phénomènes électrostatiques – Guide d'utilisation*