NORME INTERNATIONALE

INTERNATIONAL STANDARD

CEI
IEC
60747-8-4

Première édition
First edition
2004-09

Dispositifs discrets à semiconducteurs –

Partie 8-4:
Transistors à semiconducteurs à oxyde métallique à effet de champ (MOSFET) pour les applications de commutation de puissance

Discrete semiconductor devices –

Part 8-4:
Metal-oxide-semiconductor field-effect transistors (MOSFETs) for power switching applications

© IEC 2004 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission, 3, rue de Varembé, PO Box 131, CH-1211 Geneva 20, Switzerland
Telephone: +41 22 919 02 11 Telefax: +41 22 919 03 00 E-mail: inmail@iec.ch Web: www.iec.ch

Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE XB

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

AVANT-PROPOS 8

1 Domaine d'application 12
2 Références normatives 12
3 Termes et définitions 12
3.1 Termes généraux 12
3.2 Circuit équivalent 12
3.3 Termes relatifs aux valeurs limites et aux caractéristiques 14
3.4 Termes conventionnels utilisés 22
4 Symboles littéraux 22
4.1 Indices supplémentaires généraux 22
4.2 Liste des symboles littéraux supplémentaires 24
5 Valeurs limites et caractéristiques essentielles 24
5.1 Généralités 24
5.2 Valeurs limites 24
5.3 Caractéristiques 28
6 Méthodes de mesure 32
6.1 Généralités 32
6.2 Vérification des valeurs limites 32
6.3 Méthodes de mesure 70
7 Réception et fiabilité (révisé à partir de l'Article 7 de la CEI 60747-8) 110
7.1 Essais d'endurance et de fiabilité, et méthodes d'essai 110
7.2 Essais de type et essais individuels de série 114

Bibliographie 120

Figure 1 – Circuit équivalent d'un MOSFET avec diode inverse 14
Figure 2 – Temps pour l'énergie à l'état passant E_{on} et l'énergie à l'état bloqué E_{off} 16
Figure 3 – Formes d'ondes de base pour spécifier les charges de grille 20
Figure 4 – Schéma de circuit pour la vérification de la tension drain-source 34
Figure 5 – Schéma de circuit pour la vérification de la tension grille-source 36
Figure 6 – Schéma de circuit pour la vérification de la tension grille-drain 38
Figure 7 – Schémas de circuit de mesure du courant de drain à l'état bloqué 40
Figure 8 – Circuit de base pour la vérification du courant de drain 42
Figure 9 – Schéma de circuit pour la vérification du courant de crête de drain 44
Figure 10 – Circuit de base pour la vérification du courant de drain inverse des MOSFET 46
Figure 11 – Circuit de base pour la vérification du courant de crête de drain inverse des MOSFET 48
Figure 12 – Schéma de circuit pour la vérification de d*v*/d*t* 50
Figure 13 – Exemple de représentation graphique (Forme d'onde de courant pendant le recouvrement direct du MOSFET) 50

CONTENTS

FOREWORD 9

1 Scope 13
2 Normative references 13
3 Terms and definitions 13
3.1 General terms 13
3.2 Equivalent circuit 13
3.3 Terms related to ratings and characteristics 15
3.4 Conventional used terms 23
4 Letter symbols 23
4.1 Additional general subscripts 23
4.2 List of additional letter symbols 25
5 Essential ratings and characteristics 25
5.1 General 25
5.2 Ratings (limiting values) 25
5.3 Characteristics 29
6 Measuring methods 33
6.1 General 33
6.2 Verification of ratings (limiting values) 33
6.3 Methods of measurement 71
7 Acceptance and reliability (revised from Clause 7 of IEC 60747-8) 111
7.1 Endurance and reliability tests, and test methods 111
7.2 Type tests and routine tests 115

Bibliography 121

Figure 1 – Equivalent circuit of MOSFET with inverse diode 15
Figure 2 – Integral times for the turn-on energy E_{on} and turn-off energy E_{off} 17
Figure 3 – Basic waveforms to specify the gate charges 21
Figure 4 – Circuit diagram for testing of drain-source voltage 35
Figure 5 – Circuit diagram for testing of gate-source voltage 37
Figure 6 – Circuit diagram for testing of gate-drain voltage 39
Figure 7 – Circuit diagrams for the measurement of drain off-state current 41
Figure 8 – Basic circuit for the testing of drain current 43
Figure 9 – Circuit diagram for testing of peak drain current 45
Figure 10 – Basic circuit for the testing of reverse drain current of MOSFETs 47
Figure 11 – Basic circuit for the testing of peak reverse drain current of MOSFETs 49
Figure 12 – Circuit diagram for verifying dv/dt 51
Figure 13 – Example of graphical representation (current waveform during MOSFET forward recovery) 51

Figure 14 – Exemple de représentation graphique (Forme d'onde de tension pendant le recouvrement direct du MOSFET) 52
Figure 15 – Circuit et séquence d'impulsions pour la vérification de la zone de fonctionnement en sécurité en polarisation directe (FBSOA) 54
Figure 16 – Schéma de circuit pour la vérification de la RBSOA 56
Figure 17 – Formes d'ondes d'essai pour la vérification de la RBSOA 58
Figure 18 – Circuit pour l'essai de durée d'impulsion de fonctionnement en sécurité, en charge en court-circuit 60
Figure 19 – Formes d'ondes de la tension grille-source V_{GS}, du courant de drain I_D et de la tension V_{DS} pendant la condition de charge en court-circuit SCSOA 62
Figure 20 – Circuit pour la commutation d'avalanche inductive 64
Figure 21 – Formes d'ondes de I_D, V_{DS} et V_{GS} pendant la commutation inductive non écrêtée 64
Figure 22 – Formes d'ondes de I_D, V_{DS} et V_{GS} pour la commutation d'avalanche non répétitive 68
Figure 23 – Schémas de circuit de mesure de la tension de claquage drain-source 70
Figure 24 – Schéma de circuit pour la mesure de la tension grille-source à l'état bloqué et de la tension de seuil grille-source 72
Figure 25 – Schéma de circuit pour la mesure du courant de fuite de drain (ou à l'état bloqué) 74
Figure 26 – Schéma de circuit pour la mesure du courant de fuite de grille 76
Figure 27 – Circuit de base de mesure pour la résistance à l'état passant 78
Figure 28 – Résistance à l'état passant 78
Figure 29 – Schéma de circuit pour le temps de commutation 82
Figure 30 – Formes schématiques des ondes et temps de commutation 82
Figure 31 – Circuit pour la détermination de la dissipation de puissance et/ou de l'énergie à l'état passant et à l'état bloqué 84
Figure 32 – Schéma de circuit de mesure des charges de grille 88
Figure 33 – Circuit de base de mesure de la capacité d'entrée en court-circuit 90
Figure 34 – Circuit de base de mesure de la capacité de sortie en court-circuit (C_{oss}) 92
Figure 35 – Circuit de mesure de la capacité de transfert inverse C_{rss} 94
Figure 36 – Circuit de mesure de la résistance de grille interne, en court-circuit 96
Figure 37 – Schéma de circuit pour le temps de recouvrement direct et la charge de recouvrement direct du MOSFET (Méthode 1) 98
Figure 38 – Forme d'onde de courant à travers le MOSFET 100
Figure 39 – Schéma de circuit pour le temps de recouvrement direct et la charge de recouvrement direct du MOSFET (Méthode 2) 102
Figure 40 – Forme d'onde de courant à travers le MOSFET 104
Figure 41 – Schéma de circuit de mesure de la tension inverse drain-source 106
Figure 42 – Schéma de circuit de mesure de la tension de crête inverse drain-source répétitive 108
Figure 43 – Circuit pour le blocage à haute température 112
Figure 44 – Circuit pour polarisation de grille à haute température 112
Figure 45 – Circuit pour la durée de vie en fonctionnement intermittent 114
Figure 46 – Nombre de cycles attendus en fonction de l'augmentation de température ΔT_{vj} 114

Figure 14 – Example of graphical representation (voltage waveform during MOSFET forward recovery) 53
Figure 15 – Circuit and pulse sequence for verifying forward-bias safe operating area (FBSOA) 55
Figure 16 – Circuit diagram for verifying RBSOA 57
Figure 17 – Test waveforms for verifying RBSOA 59
Figure 18 – Circuit for testing safe operating pulse duration at load short circuit 61
Figure 19 – Waveforms of gate-source voltage V_{GS}, drain current I_D and voltage V_{DS} during load short-circuit condition SCSOA 63
Figure 20 – Circuit for the inductive avalanche switching 65
Figure 21 – Waveforms of I_D, V_{DS} and V_{GS} during unclamped inductive switching 65
Figure 22 – Waveforms of I_D, V_{DS} and V_{GS} for the non-repetitive avalanche switching 69
Figure 23 – Circuit diagrams for the measurement of the drain-source breakdown voltage 71
Figure 24 – Circuit diagram for measurement of gate-source off-state voltage and gate-source threshold voltage 73
Figure 25 – Circuit diagram for drain leakage (or off-state) current measurement 75
Figure 26 – Circuit diagram for measuring of gate leakage current 77
Figure 27 – Basic circuit of measurement for on-state resistance 79
Figure 28 – On-state resistance 79
Figure 29 – Circuit diagram for switching time 83
Figure 30 – Schematic switching waveforms and times 83
Figure 31 – Circuit for determining the turn-on and turn-off power dissipation and/or energy 85
Figure 32 – Circuit diagram for the measurement gate charges 89
Figure 33 – Basic circuit for the measurement of short-circuit input capacitance 91
Figure 34 – Basic circuit for the measurement of short-circuit output capacitance (C_{oss}) 93
Figure 35 – Circuit for the measurement of reverse transfer capacitance C_{rss} 95
Figure 36 – Circuit for the measurement of short-circuit internal gate resistance 97
Figure 37 – Circuit diagram for MOSFET forward recovery time and recovered charge (Method 1) 99
Figure 38 – Current waveform through MOSFET 101
Figure 39 – Circuit diagram for MOSFET forward recovery time and recovered charge (Method 2) 103
Figure 40 – Current waveform through MOSFET 105
Figure 41 – Circuit diagram for the measurement of drain-source reverse voltage 107
Figure 42 – Circuit diagram for the measurement of repetitive peak drain-source reverse voltage 109
Figure 43 – Circuit for high-temperature blocking 113
Figure 44 – Circuit for high-temperature gate bias 113
Figure 45 – Circuit for intermittent operating life 115
Figure 46 – Expected numbers of cycles versus temperature rise ΔT_{vj} 115

Tableau 1 – Termes relatifs aux MOSFET dans la présente norme et termes conventionnels utilisés pour la diode inverse intégrée dans le MOSFET 22

Tableau 2 – Caractéristiques définissant les défaillances et critères de défaillance 32

Tableau 3 – Caractéristiques définissant les défaillances pour les essais d'endurance et de fiabilité 110

Tableau 4 – Essais de type et essais individuels de série minima pour les MOSFET, s'ils sont applicables 116

Table 1 – Terms for MOSFET in this standard and the conventional used terms for the inverse diode integrated in the MOSFET 23
Table 2 – Failure defining characteristics and failure criteria 33
Table 3 – Failure-defining characteristics for endurance and reliability tests 111
Table 4 – Minimum items of type and routine tests for MOSFETs when applicable 117

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

_____

DISPOSITIFS DISCRETS À SEMICONDUCTEURS –

Partie 8-4: Transistors à semiconducteurs à oxyde métallique à effet de champ (MOSFET) pour les applications de commutation de puissance

AVANT-PROPOS

1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les normes internationales de la CEI dans leurs normes nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
5) La CEI n'a prévu aucune procédure de marquage valant indication d'approbation et n'engage pas sa responsabilité pour les équipements déclarés conformes à une de ses Publications.
6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 60747-8-4 a été établie par le sous-comité 47E: Dispositifs discrets à semiconducteurs, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de la présente norme est issu des documents suivants:

FDIS	Rapport de vote
47E/259/FDIS	47E/266/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

DISCRETE SEMICONDUCTOR DEVICES –

Part 8-4: Metal-oxide-semiconductor field-effect transistors (MOSFETs) for power switching applications

FOREWORD

1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
5) IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with an IEC Publication.
6) All users should ensure that they have the latest edition of this publication.
7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60747-8-4 has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices.

The text of this standard is based on the following documents:

FDIS	Report on voting
47E/259/FDIS	47E/266/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

La présente norme doit être lue conjointement à la CEI 60747-1, où l'utilisateur trouvera toutes les informations de base sur

– la terminologie (Chapitre II);
– les symboles littéraux (Chapitre II);
– les valeurs limites et caractéristiques essentielles (Chapitre III);
– les méthodes de mesurage (y compris les vérifications des valeurs limites) (Chapitre IV);
– la réception et la fiabilité (Chapitre V).

La CEI 60747 comprend les parties suivantes, regroupées sous le titre général *Dispositifs discrets à semiconducteurs:*

Partie 1: Généralités

Partie 2: Diodes de redressement

Partie 3: Signal (y compris commutation) et diodes régulatrices

Partie 4: Dispositifs à micro-ondes

Partie 5: Dispositifs optoélectroniques

Partie 6: Thyristors

Partie 7: Transistors bipolaires

Partie 8: Transistors à effet de champ

Partie 9: Transistors bipolaires à grille isolée (IGBT)

Partie 10: Spécification générique pour les dispositifs discrets et les circuits intégrés

Partie 11: Spécification intermédiaire pour les dispositifs discrets

Partie 12: Spécification intermédiaire pour les dispositifs optoélectroniques

Partie 13: —

Partie 14: Capteurs à semiconducteurs

Partie 15: Dispositifs à semiconducteurs de puissance isolés

Partie 16: Dispositifs intégrés à micro-ondes.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de maintenance indiquée sur le site web de la CEI sous «http://webstore.iec.ch» dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

This standard is to be read in conjunction with IEC 60747-1 where the user will find all basic information on

– terminology (Chapter II);
– letter symbols (Chapter II);
– essential ratings and characteristics (Chapter III);
– measuring methods (including verification of ratings) (Chapter IV);
– acceptance and reliability (Chapter V).

IEC 60747 consists of the following parts, under the general title *Discrete semiconductor devices:*

Part 1: General

Part 2: Rectifier diodes

Part 3: Signal (including switching) and regulator diodes

Part 4: Microwave devices

Part 5: Optoelectronic devices

Part 6: Thyristors

Part 7: Bipolar transistors

Part 8: Field-effect transistors

Part 9: Insulated-gate bipolar transistors (IGBTs)

Part 10: Generic specification for discrete devices and integrated circuits

Part 11: Sectional specification for discrete devices

Part 12: Sectional specification for optoelectronic devices

Part 13: —

Part 14: Semiconductor sensors

Part 15: Isolated power semiconductor devices

Part 16: Microwave integrated devices.

The committee has decided that the contents of this publication will remain unchanged until the maintenance result date indicated on the IEC web site under "http://webstore.iec.ch" in the data related to the specific publication. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

DISPOSITIFS DISCRETS À SEMICONDUCTEURS –

Partie 8-4: Transistors à semiconducteurs à oxyde métallique à effet de champ (MOSFET) pour les applications de commutation de puissance

1 Domaine d'application

La présente partie de la CEI 60747 donne des détails pour les catégories suivantes de transistors à semiconducteurs à oxyde métallique à effet de champ (MOSFET) avec des diodes inverses.

– Type à appauvrissement, type B (normalement à l'état passant).
– Type à enrichissement, type C (normalement à l'état bloqué).

NOTE 1 Pour certaines applications, les MOSFET peuvent ne pas avoir de caractéristiques de diode inverse dans la fiche technique. Des configurations spéciales d'élément de circuit pour éliminer la diode sont en cours de développement pour de telles applications. Les applications des MOSFET telles que des équipements de commande de moteur nécessitent d'indiquer les caractéristiques de diode inverse dans le MOSFET pour utiliser la diode inverse comme diode de roue libre.

NOTE 2 Le MOSFET est classé comme une sorte de transistor à effet de champ à grille isolée (IGFET) dans la CEI 60747-8.

NOTE 3 Seul le symbole graphique pour le type C est utilisé dans la présente norme. Il s'applique également pour la mesure des dispositifs de type B.

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60747-1:1983, *Dispositifs à semiconducteurs – Dispositifs discrets et circuits intégrés – Partie 1: Généralités*

CEI 60747-2:2000, *Dispositifs à semiconducteurs – Dispositifs discrets et circuits intégrés – Partie 2: Diodes de redressement*

CEI 60747-8:2000, *Dispositifs à semiconducteurs – Partie 8: Transistors à effet de champ.*

DISCRETE SEMICONDUCTOR DEVICES –

Part 8-4: Metal-oxide-semiconductor field-effect transistors (MOSFETs) for power switching applications

1 Scope

This part of IEC 60747 gives details for the following categories of metal-oxide semiconductor field-effect transistors (MOSFETs) with inverse diodes.

– Type B depletion (normally on) type.

– Type C enhancement (normally off) type.

NOTE 1 MOSFETs for some applications may not have inverse diode characteristics in the data sheet. Special circuit element structures to eliminate body diode are under development for such applications. MOSFET applications such as motor control equipment need to specify the inverse diode characteristics in the MOSFET to use the inverse diode as a free wheeling diode.

NOTE 2 MOSFET is classified as a kind of insulated gate field-effect transistor (IGFET) in IEC 60747-8.

NOTE 3 The graphical symbol only for type C is used in this standard. It equally applies for the measurement of type B devices.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60747-1:1983, *Semiconductor devices – Discrete devices and integrated circuits – Part 1: General*

IEC 60747-2:2000, *Semiconductor devices – Discrete devices and integrated circuits – Part 2: Rectifier diodes*

IEC 60747-8:2000, *Semiconductor devices – Part 8: Field-effect transistors.*