NORME INTERNATIONALE

INTERNATIONAL STANDARD

CEI
IEC
60748-22

QC 760200

Deuxième édition
Second edition
1997-04

Dispositifs à semiconducteurs – Circuits intégrés –

Partie 22: Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire

Semiconductor devices – Integrated circuits –

Part 22: Sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures

© IEC 1997 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission 3, rue de Varembé Geneva, Switzerland
Telefax: +41 22 919 0300 e-mail: inmail@iec.ch IEC web site http: //www.iec.ch

Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE XB

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

Pages

AVANT-PROPOS 4

Articles

1 Domaine d'application et objet 6
2 Généralités, caractéristiques préférentielles, valeurs limites et sévérités pour les essais d'environnement 6
2.1 Références normatives 6
2.2 Valeurs limites et caractéristiques préférentielles 8
2.3 Informations à donner dans la spécification particulière 8
3 Procédures d'agrément de savoir-faire 12
3.1 Choix des circuits d'agrément de savoir-faire (CQC) 12
3.2 Modèles associés 14
3.3 Agrément de savoir-faire 14
3.4 Nouvelle présentation des lots refusés (contrôle lot par lot) 32
3.5 Etapes de fabrication dans une usine d'un fabricant agréé, située dans un pays qui n'est pas membre de la CEI 32
4 Procédures d'essais et de mesure 32
5 Tableaux pour la méthode B 34

Annexes

A Règles d'association pour l'agrément de savoir-faire 48
B Contenu minimal du manuel de savoir-faire du fabricant pour les circuits à couches épaisses 82
C Contenu minimal du manuel de savoir-faire du fabricant pour les circuits à couches minces 102

Tableaux

1 Programme d'essai pour procédure d'agrément de savoir-faire pour la méthode A 18
2 Niveaux d'assurance et critères d'acceptation pour l'agrément de savoir-faire pour la méthode A 24
3 Niveaux d'assurance et critères d'acceptation pour le contrôle de conformité de la qualité pour la méthode A 26
4 Sélection 30
5 Programme d'essai pour la procédure d'agrément de savoir-faire pour la méthode B 34
6 Niveaux d'assurance et critères d'acceptation pour l'agrément de savoir-faire pour la méthode B 38
7 Niveaux d'assurance et critères d'acceptation pour le contrôle de conformité de la qualité pour la méthode B 40

CONTENTS

Page

FOREWORD 5

Clause

1 Scope and object 7
2 General, preferred characteristics, ratings and severities for environmental tests 7
2.1 Normative references 7
2.2 Preferred ratings and characteristics 9
2.3 Information to be given in a detail specification 9
3 Capability approval procedures 13
3.1 Selection of capability qualifying circuits (CQCs) 13
3.2 Structural similarity 15
3.3 Capability approval 15
3.4 Resubmission of rejected lots (lot-by-lot inspection) 33
3.5 Manufacturing stages in a factory of an approved manufacturer in a non-IEC member country 33
4 Test and measurement procedures 33
5 Tables for method B 35

Annexes

A Structural similarity rules for capability approval 49
B Minimum contents of a manufacturer's capability manual for thick film circuits 83
C Minimum contents of a manufacturer's capability manual for thin film circuits 103

Tables

1 Test schedule for capability approval for method A 19
2 Assessment levels and acceptance criteria for capability approval for method A 25
3 Assessment levels and acceptance criteria for quality conformance inspection for method A 27
4 Screening 31
5 Test schedule for capability approval for method B 35
6 Assessment levels and acceptance criteria for capability approval for method B 39
7 Assessment levels and acceptance criteria for quality conformance inspection for method B 41

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

_____

DISPOSITIFS À SEMICONDUCTEURS – CIRCUITS INTÉGRÉS –

Partie 22: Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire

AVANT-PROPOS

1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes Internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
2) Les décisions ou accords officiels de la CEI concernant les questions techniques, représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme Internationale CEI 60748-22 a été établie par le sous-comité 47A : Circuits intégrés, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Cette deuxième édition annule et remplace la première édition parue en 1992 et constitue une révision technique.

Cette norme est une spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47A/446/FDIS	47A/478/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de spécification dans le système CEI d'assurance de la qualité des composants électroniques (IECQ).

Les annexes A, B et C font partie intégrante de cette norme.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

_____

SEMICONDUCTOR DEVICES – INTEGRATED CIRCUITS –

Part 22: Sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures

FOREWORD

1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical reports or guides and they are accepted by the National Committees in that sense.
4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60748-22 has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices.

This second edition cancels and replaces the first edition published in 1992 and constitutes a technical revision.

This standard is a sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures.

The text of this standard is based on the following documents:

FDIS	Report on voting
47A/446/FDIS	47A/478/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

Annexes A, B and C form an integral part of this standard.

DISPOSITIFS À SEMICONDUCTEURS – CIRCUITS INTÉGRÉS –

Partie 22: Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire

1 Domaine d'application et objet

Cette spécification intermédiaire s'applique aux circuits intégrés à couches et aux circuits intégrés hybrides à couches, en tant que circuits sur catalogue ou construits à la demande, dont la qualité est garantie sur les bases de l'agrément de savoir-faire.

L'objet de cette spécification est de prescrire des valeurs préférentielles pour les valeurs nominales et les caractéristiques, de choisir dans la spécification générique les méthodes d'essais et de mesures appropriées, et de donner les exigences de contrôle à utiliser dans les spécifications particulières des circuits intégrés à couches et des circuits intégrés hybrides à couches, rédigées suivant cette spécification.

Le concept de valeurs préférentielles s'applique directement aux circuits sur catalogue mais pas nécessairement à ceux fabriqués à la demande.

Les exigences et les sévérités des essais prescrits dans les spécifications particulières se référant à cette spécification intermédiaire sont d'un niveau égal ou supérieur à celles de la spécification intermédiaire auxquelles elles se réfèrent; des niveaux inférieurs ne sont pas autorisés.

Une ou plusieurs spécifications particulières cadres sont associées à cette spécification, chacune portant un numéro CEI. Une spécification particulière cadre, complétée conformément à 2.3 de cette spécification, constitue une spécification particulière. De telles spécifications particulières sont utilisées pour l'acceptation du circuit complet et pour l'octroi du savoir-faire selon les limites définies par le fabricant dans son manuel de savoir-faire, et le maintien de l'agrément de savoir-faire en accord avec le système IECQ.

NOTE – Pour les procédures d'essai deux alternatives sont possibles: méthode A ou méthode B. Cependant il n'est pas autorisé de changer de méthode entre les essais de la méthode A ou de la méthode B.

En général la méthode A convient mieux aux circuits intégrés à couches passifs alors que la méthode B s'applique mieux aux circuits intégrés à couches à technologie à semiconducteurs.

2 Généralités, caractéristiques préférentielles, valeurs limites et sévérités pour les essais d'environnement

2.1 *Références normatives*

Les documents normatifs suivants contiennent des dispositions qui, par suite de la référence qui y est faite, constituent des dispositions valables pour la présente partie de la CEI 60748. Au moment de la publication, les éditions indiquées étaient en vigueur. Tout document normatif est sujet à révision et les parties prenantes aux accords fondés sur la présente partie de la CEI 60748 sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Les membres de la CEI et de l'ISO possèdent le registre des Normes internationales en vigueur.

SEMICONDUCTOR DEVICES – INTEGRATED CIRCUITS –

Part 22: Sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures

1 Scope and object

This sectional specification applies to film integrated circuits and hybrid film integrated circuits manufactured as catalogue circuits or as custom-built circuits whose quality is assessed on the basis of capability approval.

The object of this specification is to present preferred values for ratings and characteristics, to select from the generic specification the appropriate tests and measuring methods, and to give general performance requirements to be used in detail specifications for film integrated circuits and hybrid film integrated circuits derived from this specification.

The concept of preferred values is directly applicable to catalogue circuits but does not necessarily apply to custom built circuits.

Test severities and requirements prescribed in detail specifications referring to this sectional specification are of equal or higher performance level, since lower performance levels are not permitted.

Associated with this specification are one or more blank detail specifications, each referenced by an IEC number. A blank detail specification which has been completed as specified in 2.3 of this specification, forms a detail specification. Such detail specifications are used for the acceptance of a complete circuit, and the granting of capability approval for the boundaries of capability identified by the manufacturer in his capability manual and maintenance of capability approval in accordance with the IECQ system.

NOTE – For test procedures two alternatives are available: Method A or method B; however, it is not permitted to change the methods between tests of method A, respectively B.

In general, method A is more suitable for passive component based film integrated circuits, whereas method B is more applicable to semiconductor integrated circuit technology based film integrated circuits.

2 General, preferred characteristics, ratings and severities for environmental tests

2.1 *Normative references*

The following normative documents contain provisions which, through reference in this text, constitute provisions of this part of IEC 60748. At the time of publication, the editions indicated were valid. All normative documents are subject to revision, and parties to agreements based on this part of IEC 60748 are encouraged to investigate the possibility of applying the most recent editions of the normative documents indicated below. Members of IEC and ISO maintain registers of currently valid International Standards.

CEI 60063: 1963, *Séries de valeurs normales pour résistances et condensateurs*

CEI 60068-1: 1988, *Essais d'environnement – Partie 1: Généralités et guide*

CEI 60440: 1973, *Méthode de mesure de la non-linéarité des résistances*

CEI 60748-20: 1988, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 20: Spécification générique pour les circuits intégrés à couches et les circuits intégrés hybrides à couches*

CEI 60748-20-1: 1994, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 20: Spécification générique pour les circuits intégrés à couches et les circuits intégrés hybrides à couches – Section 1: Exigences pour l'examen visuel interne*

CEI 60748-21: 1997, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 21 – Spécification intermédiaire pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'homologation*

CEI 60748-22-1: 1997, *Dispositifs à semiconducteurs – Circuits intégrés – Partie 22-1: Spécification particulière cadre pour les circuits intégrés à couches et les circuits intégrés hybrides à couches sur la base des procédures d'agrément de savoir-faire*

IEC 60063: 1963, *Preferred number series for resistors and capacitors*

IEC 60068-1: 1988, *Environmental testing – Part 1: General and guidance*

IEC 60440: 1973, *Method of measurement of non-linearity in resistors*

IEC 60748-20: 1988, *Semiconductor devices – Integrated circuits – Part 20: Generic specification for film integrated circuits and hybrid film integrated circuits*

IEC 60748-20-1: 1994, *Semiconductor devices – Integrated circuits – Part 20: Generic specification for film integrated circuits and hybrid film integrated circuits – Section 1: Requirements for internal visual examination*

IEC 60748-21: 1997, *Semiconductor devices – Integrated circuits – Sectional specification for film integrated circuits and hybrid film integrated circuits on the basis of qualification approval procedure*

IEC 60748-22-1: 1997, *Semiconductor devices – Integrated circuits – Part 22-1: Blank detail specification for film integrated circuits and hybrid film integrated circuits on the basis of the capability approval procedures*