NORME INTERNATIONALE

INTERNATIONAL STANDARD

CEI
IEC
61188-5-6

Première édition
First edition
2003-01

Cartes imprimées et cartes imprimées équipées – Conception et utilisation –

Partie 5-6: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur quatre côtés

Printed boards and printed board assemblies – Design and use –

Part 5-6: Attachment (land/joint) considerations – Chip carriers with J-leads on four sides

© IEC 2003 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission, 3, rue de Varembé, PO Box 131, CH-1211 Geneva 20, Switzerland
Telephone: +41 22 919 02 11 Telefax: +41 22 919 03 00 E-mail: inmail@iec.ch Web: www.iec.ch

Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE R

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

AVANT-PROPOS 4
INTRODUCTION 8

1 Domaine d'application et objet 10
2 Références normatives 10
3 Informations générales 12
3.1 Description générale des composants 12
3.2 Marquage 12
3.3 Format de support de boîtier 12
3.4 Prise en compte des processus 12
4 QFJ (carré) 12
4.1 Remarques introductives 12
4.2 Description des composants 12
4.3 Dimension des composants 16
4.4 Conception d'excroissance de pastille de joint brasé 16
4.5 Dimensions de la zone de report 20
5 QFJ (rectangulaire) 24
5.1 Remarques introductives 24
5.2 Description des composants 24
5.3 Dimensions des composants 26
5.4 Conception d'excroissance de pastille de joint brasé 28
5.5 Dimensions de la zone de report 32

Bibliographie 36

Figure 1 – QFJ (carré) 14
Figure 2 – Dimensions de boîtier QFJ (carré) 16
Figure 3 – Conception d'excroissance de pastille de joint brasé de composant QFJ carré ayant différents niveaux (voir Tableau 5 de la CEI 61188-5-1) 20
Figure 4 – Dimensions de la zone de report pour QFJ (carré) 24
Figure 5 – QFJ (rectangulaire) 24
Figure 6 – Dimensions de boîtier QFJ (rectangulaire) 28
Figure 7 – Conception d'excroissance de pastille de joint brasé de composant QFJ rectangulaire ayant différents niveaux (voir Tableau 5 de la CEI 61188-5-1) 32
Figure 8 – Dimensions de la zone de report pour QFJ (rectangulaire) 34

CONTENTS

FOREWORD 5
INTRODUCTION 9

1 Scope and object 11
2 Normative references 11
3 General information 13
3.1 General component description 13
3.2 Marking 13
3.3 Carrier packaging format 13
3.4 Process considerations 13
4 QFJ (square) 13
4.1 Introductory remark 13
4.2 Component description 13
4.3 Component dimensions 17
4.4 Solder joint fillet design 17
4.5 Land pattern dimensions 21
5 QFJ (rectangular) 25
5.1 Introductory remark 25
5.2 Component description 25
5.3 Component dimensions 27
5.4 Solder joint fillet design 29
5.5 Land pattern dimensions 33

Bibliography 37

Figure 1 – QFJ (square) 15
Figure 2 – QFJ (square) dimensions 17
Figure 3 – Solder joint fillet design of QFJ square component with different levels (see IEC 61188-5-1, Table 5) 21
Figure 4 – QFJ (square) land pattern dimensions 25
Figure 5 – QFJ (rectangular) 25
Figure 6 – QFJ (rectangular) dimensions 29
Figure 7 – Solder joint fillet design of QFJ rectangular component with different levels (see IEC 61188-5-1, Table 5) 33
Figure 8 – QFJ (rectangular) land pattern dimensions 35

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

_____

CARTES IMPRIMÉES ET CARTES IMPRIMÉES ÉQUIPÉES – CONCEPTION ET UTILISATION –

Partie 5-6: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur quatre côtés

AVANT-PROPOS

1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, spécifications techniques, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 61188-5-6 a été établie par le comité d'études 91 de la CEI: Techniques d'assemblage des composants électroniques.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
91/338/FDIS	91/366/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les directives ISO/CEI, Partie 2

Il convient que la CEI 61188-5-6 soit lue conjointement avec la CEI 61188-5-1.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

_____

PRINTED BOARDS AND PRINTED BOARD ASSEMBLIES – DESIGN AND USE –

Part 5-6: Attachment (land/joint) considerations – Chip carriers with J-leads on four sides

FOREWORD

1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international cooperation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on relevant subjects since each technical committee has representation from all interested National Committees.
3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical specifications, technical reports or guides and they are accepted by the National Committees in that sense.
4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 61188-5-6 has been prepared by IEC technical committee 91: Electronics assembly technology.

The text of this standard is based on the following documents:

FDIS	Report on voting
91/338/FDIS	91/366/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

IEC 61188-5-6 should be read in conjunction with IEC 61188-5-1.

La CEI 61188-5 comporte les parties suivantes sous le titre général *Cartes imprimées et cartes imprimées équipées – Conception et utilisation* [1]:

Partie 5-1: Considérations sur les liaisons pistes-soudures – Prescriptions génériques

Partie 5-2: Considérations sur les liaisons pistes-soudures – Composants discrets

Partie 5-3: Considérations sur les liaisons pistes-soudures – Composants à sorties en aile de mouette sur deux côtés

Partie 5-4: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur deux côtés

Partie 5-5: Considérations sur les liaisons pistes-soudures – Composants à sorties en aile de mouette sur quatre côtés

Partie 5-6: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur quatre côtés

Partie 5-7: Considérations sur les liaisons pistes-soudures – Composants (DIP) à broches sur deux côtés

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant 2004. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

---

1 La plupart de ces parties sont encore à publier.

IEC 61188-5 consists of the following parts, under the general title *Printed boards and printed board assemblies – Design and use* [1]:

Part 5-1: Attachment (land/joint) considerations – Generic requirements

Part 5-2: Attachment (land/joint) considerations – Discrete components

Part 5-3: Attachment (land/joint) considerations – Gull-wing leads, two sides

Part 5-4: Attachment (land/joint) considerations – J leads, two sides

Part 5-5: Attachment (land/joint) considerations – Gull-wing leads, four sides

Part 5-6: Attachment (land/joint) considerations – Chip carriers with J-leads on four sides

Part 5-7: Attachment (land/joint) considerations – Post (DIP) leads, two sides

The committee has decided that the contents of this publication will remain unchanged until 2004. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

---

1 At the time of writing, most of these parts are still to be published.

INTRODUCTION

La présente partie de la CEI 61188 concerne les zones de report pour les composants avec des sorties en J sur les quatre côtés. Chaque article donne des informations selon le schéma qui suit:

Les dimensions des zones de report proposées dans cette norme sont basées sur les calculs fondamentaux de tolérance associés aux zones de protubérance de soudure et aux excédents de périmètre (voir la CEI 61188-5-1). Ce périmètre recouvre tout ce qui concerne les besoins de fabrication normaux.

Les dimensions fixées des zones de report concernées dans la présente norme sont généralement applicables pour l'application de la pâte de brasage ainsi que du processus de soudage par refusion. Pour l'application du processus de brasage à la vague, les dimensions des zones de report doivent être modifiées, il est préférable d'avoir une orientation parallèle à la direction de la vague et des dispositifs d'échantillonnage de soudage convenablement dimensionnés doivent être ajoutés.

Cette spécification présente un triple dimensionnement des zones de report (niveaux 1, 2 et 3) sur la base de trois types de zones de protubérances et d'excédents de périmètre maximal (max.) moyen et minimal (min.). A chaque zone de report a été assigné un identifiant pour indiquer les caractéristiques de la robustesse spécifique des zones de report. Les utilisateurs ont également la possibilité d'organiser les informations de façon à ce qu'elles s'adaptent le mieux possible à leur utilisation spécifique.

La présente norme considère que les dimensions de la pastille sont toujours plus grandes que les sorties du composant ou que leurs dimensions. Si un utilisateur a des raisons valables d'utiliser l’épargne de brasure pour limiter le mouillage sur une puce ou pour utiliser des pastilles de taille inférieure aux sorties du composant ou pour appliquer des concepts différents de ceux de la CEI 61188-5-1, cette norme ne sera pas applicable.

Il est de la responsabilité de l'utilisateur de vérifier les zones de report des composants pour montage en surface (CMS) utilisés pour mener à bien un processus de montage convenable comportant les essais et une fiabilité assurée pour l'utilisation en conditions perturbées du produit.

Les dimensions de composants données dans cette norme correspondent à ceux qui sont disponibles sur le marché, et ne doivent être considérées qu’en tant que références.

INTRODUCTION

This part of IEC 61188 covers land patterns for components with J leads on four sides. Each clause contains information in accordance with the following format:

The proposed land pattern dimensions in this standard are based upon the fundamental tolerance calculation combined with the given land protrusions and courtyard excesses (see IEC 61188-5-1). The courtyard covers all issues pertaining to normal manufacturing needs.

The land pattern dimensions covered in this standard are generally applicable for reflowed solder paste processes. For immersion soldering processes (e.g. wave, jet, drag soldering), lands may have to be modified to prevent shadowing and shorting (e.g. by extending land length parallel to the direction of motion of the board and/or provision of solder thieves).

This specification offers a threefold land pattern dimensioning (levels 1, 2, and 3) on the basis of a threefold set of land protrusions and courtyard excesses maximum (max.), median (mdn.), and minimum (min.). Each land pattern has been assigned an identification number to indicate the characteristics of the specific robustness of the land patterns. Users also have the opportunity to organize the information to suit their particular design.

This standard assumes that land dimensions are always larger than component termination or lead outlines. If a user has good reason to use solder resist to limit wetting on a land, or to use lands smaller than component terminations, or to apply a concept different from that of IEC 61188-5-1, this standard may not apply.

It is the responsibility of the user to verify the surface mounting devices (SMD) land patterns used for achieving an undisturbed mounting process, including testing, and an ensured reliability for the product stress conditions when in use.

Dimensions of the components listed in this standard are those available on the market, and are for reference purposes only.

CARTES IMPRIMÉES ET CARTES IMPRIMÉES EQUIPÉES – CONCEPTION ET UTILISATION

Partie 5-6: Considérations sur les liaisons pistes-soudures – Composants à sorties en J sur quatre côtés

1 Domaine d'application et objet

La présente partie de la CEI 61188 donne des informations sur les géométries de zones de report utilisées pour la fixation des composants électroniques avec des sorties en J sur les quatre côtés.

Cette norme a pour but de fournir les dimensions, les formes et les tolérances appropriées des zones de report de montage en surface afin de garantir une surface suffisante au raccord de brasure approprié et de permettre également l'inspection, les essais et les retouches des joints de brasure.

Chaque article comporte une série spécifique de critères détaillés relatifs aux composants, aux dimensions des composants, à la conception du joint de brasure ainsi qu'aux dimensions de la zone de report.

NOTE L'acronyme QFJ est l'appellation conventionnelle utilisée au Japon ; l'acronyme PLCC est l'appellation conventionnelle utilisée aux Etats-Unis pour ces composants.

2 Références normatives

Les documents de référence suivants sont indispensables pour l'application du présent document. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

CEI 60068-2-58, *Essais d'environnement – Partie 2-58: Essais – Essai Td – Méthodes d'essai de la soudabilité, de la résistance de la métallisation à la dissolution et de la résistance à la chaleur de soudage des composants pour montage en surface*

CEI 60191-2, *Normalisation mécanique des dispositifs à semi-conducteurs – Partie 2: Dimensions*

CEI 61188-5-1, *Cartes imprimées et cartes imprimées équipées – Conception et utilisation – Partie 5-1: Considérations sur les liaisons pistes-soudures – Prescriptions génériques*

CEI 61760-1, *Technique du montage en surface – Partie 1: Méthode de normalisation pour la spécification des composants montés en surface (CMS)*

PRINTED BOARDS AND PRINTED BOARD ASSEMBLIES – DESIGN AND USE –

Part 5-6: Attachment (land/joint) considerations – Chip carriers with J-leads on four sides

1 Scope and object

This part of IEC 61188 provides information on land pattern geometries used for the surface attachment of electronic components with J leads on four sides.

The object of this standard is to provide the appropriate size, shape and tolerances of surface mount land patterns so as to ensure sufficient area for the appropriate solder fillet, and also allow for inspection, testing and reworking of resulting solder joints.

Each clause contains a specific set of criteria, setting out details on the component, the component dimensions, the solder joint design and the land pattern dimensions.

NOTE The acronym QFJ is the naming convention used by Japan; the acronym PLCC is the naming convention used by the USA for these components.

2 Normative references

The following referenced documents are indispensable for the application of this document. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60068-2-58, *Environmental testing – Part 2-58: Tests – Test Td: Test methods for solderability, resistance to dissolution of metallization and soldering heat of surface mounting devices (SMD)*

IEC 60191-2, *Mechanical standardisation of semiconductor devices – Part 2: Dimensions*

IEC 61188-5-1, *Printed boards and printed board assemblies – Design and use – Part 5-1: Attachment (land/joint) considerations – Generic requirements*

IEC 61760-1, *Surface mounting technology – Part 1: Standard method for the specification of surface mounting components (SMDs)*