IEC 61189-3-913

Edition 1.0 2016-01

INTERNATIONAL STANDARD

NORME INTERNATIONALE

colour inside

Test methods for electrical materials, printed boards and other interconnection structures and assemblies – Part 3-913: Test method for thermal conductivity of printed circuit boards for high-brightness LEDs

Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles – Partie 3-913: Méthodes d'essai pour la conductivité thermique des circuits imprimés pour les LED à forte luminosité

INTERNATIONAL ELECTROTECHNICAL COMMISSION

COMMISSION ELECTROTECHNIQUE INTERNATIONALE

ICS 31.180

ISBN 978-2-8322-3104-3

Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.

® Registered trademark of the International Electrotechnical Commission
Marque déposée de la Commission Electrotechnique Internationale

CONTENTS

FOREWORD 4
1 Scope 6
2 Normative references 6
3 Terms and definitions 6
4 Pre–conditioning 6
5 Test methods 6
5.1 General 6
5.2 Thermal conductivity 6
5.2.1 Measurement of thermal resistance on the plane 6
5.2.2 Measurement of thermal resistance across the thickness 8
Annex A (normative) Boards and panels 13
A.1 Panel and board sizes 13
A.1.1 Board size 13
A.1.2 Allowance of dimensions 13
A.1.3 Perforation and slit 14
A.1.4 V-cut 14
A.2 Total board thickness 15
A.3 Holes 16
A.3.1 Insertion holes and vias 16
A.3.2 Datum hole 19
A.3.3 Assembly hole (through-hole without wall plating) 19
A.4 Conductor 19
A.4.1 Width of conductor pattern and its allowance 19
A.4.2 Distance between conductors and its allowance 20
A.4.3 Thickness of the insulating layer 21
A.5 Printed contact 21
A.5.1 Allowance of the distance between the centers of two adjacent printed contacts 21
A.5.2 Allowance of the terminal width of printed contacts 22
A.5.3 Shift of the center of printed contacts on the front and back sides of a board 22
A.6 Land pattern 23
A.6.1 Allowance of the distance between the centers of two lands 23
A.6.2 Allowance of a land width 23
A.6.3 Land diameter and its allowance for BGA/CSP 24
A.7 Fiducial mark and mark for component positioning 25
A.7.1 Typical form and size of the fiducial mark 25
A.7.2 Dimensional allowance of fiducial mark and component positioning mark 26
A.7.3 Position allowance of the component positioning mark 26
A.8 Interlayer connection – Copper plating 26
Annex B (normative) Equilibrium test 27
Bibliography 28

Figure 1 – Illustration of an apparatus for the thermal conductivity test 10
Figure 2 – Surface layer specimen pattern for thermal conductivity test 11
Figure 3 – Test equipment for thermal resistance to the thickness direction 12

Figure A.1 – Board arrangement in a panel 13
Figure A.2 – Distances from the datum point to perforation and slit 14
Figure A.3 – Distance from the datum point to the V-cut 15
Figure A.4 – Allowance of position off-set of V-cuts on front and back surfaces 15
Figure A.5 – PWB board with symbol mark, solder resist, copper foil and plating 16
Figure A.6 – Positions of component insertion holes 17
Figure A.7 – Distance between the wall of a hole and the board edge 18
Figure A.8 – Wall of a hole and the minimum designed spacing to the inner conductor 19
Figure A.9 – Width of finished conductor 20
Figure A.10 – Distance between conductor and board edge 21
Figure A.11 – Thickness of the insulating layer 21
Figure A.12 – Distance between centers of terminals of printed contacts 22
Figure A.13 – Terminal width of a printed contact 22
Figure A.14 – Shift of the center of printed contacts on front and back sides of a board 23
Figure A.15 – Land pattern 23
Figure A.16 – Land width of a land pattern 24
Figure A.17 – Land diameter of BGA/CSP formed of a conductor only 24
Figure A.18 – Land diameter (d) of BGA/CSP formed at the opening of solder resist 25
Figure A.19 – Examples of fiducial mark and component positioning mark 26

Table 1 – Applied power (P) that corresponds to a range of thermal resistance on the plane 8
Table 2 – Applied power (P) that corresponds to a range of thermal resistance across the thickness (K/W) 9
Table A.1 – Panel dimensions 13
Table A.2 – Allowance of dimensions 14
Table A.3 – Allowance of the distances from the datum point to perforation and slit 14
Table A.4 – Allowance of the distance from the datum point to the center of the V-cut 15
Table A.5 – Total thickness and its allowance 16
Table A.6 – Allowance of holes for component insertion 16
Table A.7 – Position allowance of component insertion holes 17
Table A.8 – Distance between the wall of a hole and board edge 18
Table A.9 – Minimum clearance between the wall of a hole and the inner layer conductor 18
Table A.10 – Allowance of conductor width 20
Table A.11 – Allowance of the distance between conductors 20
Table A.12 – Allowance of terminal width of a printed contact 22
Table A.13 – Allowance of terminal width of a printed contact 23
Table A.14 – Allowance of the width of a land of a land pattern 24
Table A.15 – Land diameter and its allowance for BGA/CSP 25
Table A.16 – Allowance of the land diameter (d) of BGA/CSP formed at the opening of solder resist 25
Table A.17 – Shapes and sizes of typical fiducial marks and component positioning marks 26
Table A.18 – Minimum thickness of copper plating 26

INTERNATIONAL ELECTROTECHNICAL COMMISSION

TEST METHODS FOR ELECTRICAL MATERIALS, PRINTED BOARDS AND OTHER INTERCONNECTION STRUCTURES AND ASSEMBLIES –

Part 3-913: Test method for thermal conductivity of printed circuit boards for high-brightness LEDs

FOREWORD

1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
6) All users should ensure that they have the latest edition of this publication.
7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 61189-3-913 has been prepared by IEC technical committee 91: Electronics assembly technology.

The text of this standard is based on the following documents:

FDIS	Report on voting
91/1304A/FDIS	91/1328/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

A list of all parts in the IEC 61189, published under the general title *Test methods for electrical materials, printed boards and other interconnection structures and assemblies*, can be found on the IEC website.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC website under "http://webstore.iec.ch" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

TEST METHODS FOR ELECTRICAL MATERIALS, PRINTED BOARDS AND OTHER INTERCONNECTION STRUCTURES AND ASSEMBLIES –

Part 3-913: Test method for thermal conductivity of printed circuit boards for high-brightness LEDs

1 Scope

This part of IEC 61189 specifies the test methods for thermal conductivity specific to printed circuit boards for high-brightness LEDs. The test applies to printed circuit boards for high-brightness LEDs with surface mounted LEDs or with device embedded LEDs in electronic control devices (ECDs).

2 Normative references

The following documents, in whole or in part, are normatively referenced in this document and are indispensable for its application. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60194, *Printed board design, manufacture and assembly – Terms and definitions*

IEC 62326-20, *Printed boards – Part 20: Printed circuit boards for high-brightness LEDs*

SOMMAIRE

AVANT-PROPOS 33
1 Domaine d'application 35
2 Références normatives 35
3 Termes et définitions 35
4 Préconditionnement 35
5 Méthodes d'essai 35
5.1 Généralités 35
5.2 Conductivité thermique 36
5.2.1 Mesure de la résistance thermique sur le plan 36
5.2.2 Mesure de la résistance thermique dans toute l'épaisseur 37
Annexe A (normative) Cartes et panneaux 42
A.1 Tailles des panneaux et des cartes 42
A.1.1 Taille des cartes 42
A.1.2 Tolérance sur les dimensions 42
A.1.3 Perforations et rainures 43
A.1.4 Rainure en V 43
A.2 Epaisseur totale de la carte 44
A.3 Trous 45
A.3.1 Trous d'insertion et trous de liaison 45
A.3.2 Trou de référence 48
A.3.3 Trou d'assemblage (trou traversant sans métallisation de la paroi) 48
A.4 Conducteur 48
A.4.1 Largeur du motif d'un conducteur et sa tolérance 48
A.4.2 Distance entre conducteurs et sa tolérance 49
A.4.3 Epaisseur de la couche isolante 50
A.5 Contacts imprimés 50
A.5.1 Tolérance sur la distance entre les centres de deux contacts imprimés adjacents 50
A.5.2 Tolérance sur la largeur des bornes de contacts imprimés 51
A.5.3 Décalage du centre de contacts imprimés entre la face avant et la face arrière d'une carte 51
A.6 Zone de report 52
A.6.1 Tolérance sur la distance entre les centres de deux pastilles 52
A.6.2 Tolérance sur la largeur d'une pastille 52
A.6.3 Diamètre d'une pastille et sa tolérance pour un BGA/CSP 53
A.7 Repère conventionnel et marque de positionnement de composant 54
A.7.1 Forme et taille typiques du repère conventionnel 54
A.7.2 Tolérance sur les dimensions de repère conventionnel et de marque de positionnement de composant 55
A.7.3 Tolérance sur la position d'une marque de positionnement de composant 55
A.8 Connexion entre couches – Métallisation en cuivre 55
Annexe B (normative) Essai d'equilibre 56
Bibliographie 57

Figure 1 – Représentation d'un appareillage pour l'essai de conductivité thermique 39

Figure 2 – Configuration du spécimen avec couche de surface pour l'essai de conductivité thermique 40
Figure 3 – Matériel d'essai de résistance thermique dans la direction de l'épaisseur 41
Figure A.1 – Disposition de cartes dans un panneau 42
Figure A.2 – Distances entre le point de référence et une perforation et une rainure 43
Figure A.3 – Distance entre le point de référence et la rainure en V 44
Figure A.4 – Tolérance sur l'écart de la position de rainures en V sur la face avant et sur la face arrière 44
Figure A.5 – Carte imprimée avec marquage de symbole, épargne de brasage, feuille de cuivre et métallisation 45
Figure A.6 – Positions des trous d'insertion de composant 46
Figure A.7 – Distance entre la paroi d'un trou et le bord de la carte 47
Figure A.8 – Paroi d'un trou et espacement minimal de conception entre la paroi d'un trou et le conducteur de la couche interne 48
Figure A.9 – Largeur d'un conducteur fini 49
Figure A.10 – Distance entre un conducteur et le bord de la carte 50
Figure A.11 – Epaisseur de la couche isolante 50
Figure A.12 – Distance entre les centres de bornes de contacts imprimés 51
Figure A.13 – Largeur d'une borne de contact imprimé 51
Figure A.14 – Décalage du centre de contacts imprimés entre la face avant et la face arrière d'une carte 52
Figure A.15 – Zone de report 52
Figure A.16 – Largeur d'une pastille d'une zone de report 53
Figure A.17 – Diamètre d'une pastille de BGA/CSP formé uniquement d'un conducteur 53
Figure A.18 – Diamètre d'une pastille (d) de BGA/CSP constitué d'épargne de brasage à l'ouverture 54
Figure A.19 – Exemples de repère conventionnel et de marque de positionnement de composant 55

Tableau 1 – Puissance appliquée (P) correspondant à la plage de la résistance thermique sur le plan 37
Tableau 2 – Puissance appliquée (P) correspondant à la plage de la résistance thermique dans toute l'épaisseur (K/W) 38
Tableau A.1 – Dimensions des panneaux 42
Tableau A.2 – Tolérance sur les dimensions 43
Tableau A.3 – Tolérance sur les distances entre le point de référence et une perforation et une rainure 43
Tableau A.4 – Tolérance sur la distance entre le point de référence et le centre de la rainure en V 44
Tableau A.5 – Epaisseur totale et sa tolérance 45
Tableau A.6 – Tolérance sur les trous d'insertion de composant 45
Tableau A.7 – Tolérance sur les positions des trous d'insertion de composant 46
Tableau A.8 – Distance entre la paroi d'un trou et le bord de la carte 47
Tableau A.9 – Espace minimal entre la paroi d'un trou et le conducteur de la couche interne 47
Tableau A.10 – Tolérance sur la largeur des conducteurs 49
Tableau A.11 – Tolérance sur la distance entre conducteurs 49

Tableau A.12 – Tolérance sur la largeur des bornes de contacts imprimés 51
Tableau A.13 – Tolérance sur la largeur des bornes de contacts imprimés 52
Tableau A.14 – Tolérance sur la largeur d'une pastille d'une zone de report 53
Tableau A.15 – Diamètre d'une pastille et sa tolérance pour un BGA/CSP 54
Tableau A.16 – Tolérance sur le diamètre d'une pastille (d) de BGA/CSP constitué d'épargne de brasage à l'ouverture 54
Tableau A.17 – Formes et tailles de repères conventionnels et de marques de positionnement de composant typiques 55
Tableau A.18 – Epaisseur minimale de la métallisation en cuivre 55

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

_____

MÉTHODES D'ESSAI POUR LES MATÉRIAUX ÉLECTRIQUES, LES CARTES IMPRIMÉES ET AUTRES STRUCTURES D'INTERCONNEXION ET ENSEMBLES –

Partie 3-913: Méthodes d'essai pour la conductivité thermique des circuits imprimés pour les LED à forte luminosité

AVANT-PROPOS

1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La Norme internationale IEC 61189-3-913 a été établie par le comité d'études 91 de l'IEC: Techniques d'assemblage des composants électroniques.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
91/1304A/FDIS	91/1328/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Une liste de toutes les parties de la série IEC 61189, publiées sous le titre général: *Méthodes d'essai pour les matériaux électriques, les cartes imprimées, et autres structures d'interconnexion et ensembles*, peut être consultée sur le site web de l'IEC.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "http://webstore.iec.ch" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo *"colour inside"* qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

MÉTHODES D'ESSAI POUR LES MATÉRIAUX ÉLECTRIQUES, LES CARTES IMPRIMÉES ET AUTRES STRUCTURES D'INTERCONNEXION ET ENSEMBLES –

Partie 3-913: Méthodes d'essai pour la conductivité thermique des circuits imprimés pour les LED à forte luminosité

1 Domaine d'application

La présente partie de l'IEC 61189 spécifie les méthodes d'essai relatives à la conductivité thermique spécifique aux circuits imprimés des LED à forte luminosité. L'essai est applicable aux circuits imprimés pour les LED à forte luminosité, les LED pour montage en surface ou les LED intégrées à un appareil dans des dispositifs de commande électroniques (ECD, *Electronic Control Device*).

2 Références normatives

Les documents suivants sont cités en référence de manière normative, en intégralité ou en partie, dans le présent document et sont indispensables pour son application. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60194, *Conception, fabrication et assemblage des cartes imprimées – Termes et définitions*

IEC 62326-20, *Cartes imprimées – Partie 20: Cartes de circuits imprimées destinées aux LED à haute luminosité*