NORME INTERNATIONALE

INTERNATIONAL STANDARD

CEI
IEC
61964

Première édition
First edition

1999-04

Circuits intégrés –
Configuration de broches de mémoires

Integrated circuits –
Memory devices pin configurations

© IEC 1999 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission 3, rue de Varembé Geneva, Switzerland
Telefax: +41 22 919 0300 e-mail: inmail@iec.ch IEC web site http: //www.iec.ch

Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE R

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

Pages

AVANT-PROPOS 4
INTRODUCTION 6

Articles

1 Domaine d'application 8
2 Références normatives 8
3 Termes et définitions 8
4 Catalogue de configurations de broche 20
4.1 Circuits intégrés mémoire dynamiques à écriture/lecture 20
4.2 Circuits intégrés mémoire dynamiques synchrones à écriture/lecture 22
4.3 Circuits intégrés mémoire statiques à lecture/écriture 22
4.4 Circuits intégrés mémoire à lecture seule 22
4.5 Circuits intégrés mémoire programmables 22
4.6 Circuits intégrés mémoire MOS effaçables par ultraviolet et programmables 22
4.7 Circuits intégrés mémoire effaçables électriquement et programmables 22
4.8 Modules mémoire composés de circuits intégrés mémoire 22

Annexe A (informative) Bibliographie 38

Tableau 1 – Organisation par mot de 4 bits pour DRAM 24
Tableau 2 – Organisation par octet pour DRAM 26
Tableau 3 – Organisation par mot pour DRAM (1) 28
Tableau 4 – Organisation par mot pour DRAM (2) 30
Tableau 5 – Organisation par mot de 4 bits pour SDRAM 32
Tableau 6 – Organisation par octet pour SDRAM 34
Tableau 7 – Organisation par mot pour SDRAM 36

CONTENTS

Page

FOREWORD 5
INTRODUCTION 7

Clause

1 Scope 9
2 Normative references 9
3 Terms and definitions 9
4 Pin Configurations Catalogue 21
4.1 Integrated Circuit Dynamic Read/Write Memories 21
4.2 Integrated Circuit Synchronous Dynamic Read/Write Memories 23
4.3 Integrated Circuit Static Read/Write Memories 23
4.4 Integrated Circuit Read-Only Memories 23
4.5 Integrated Circuit Programmable Read-Only Memories 23
4.6 MOS Ultraviolet Light Erasable and Programmable Read-Only Memories 23
4.7 Integrated Circuit Electrically Erasable and Programmable Read-Only Memories 23
4.8 Memory Modules Comprising Integrated Circuit Memories 23

Annex A (informative) Bibliography 39

Table 1 – Nibble wide organization DRAM 25
Table 2 – Byte wide organization DRAM 27
Table 3 – Word wide organization DRAM (1) 29
Table 4 – Word wide organization DRAM (2) 31
Table 5 – Nibble wide organization SDRAM 33
Table 6 – Byte wide organization SDRAM 35
Table 7 – Word wide organization SDRAM 37

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

_____

CIRCUITS INTÉGRÉS – CONFIGURATION DE BROCHES DE MÉMOIRES

AVANT-PROPOS

1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 61964 a été établie par le sous-comité 47A: Circuits intégrés, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47A/535/FDIS	47A/549/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

L'annexe A est uniquement donnée à titre d'information.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

_____

INTEGRATED CIRCUITS – MEMORY DEVICES PIN CONFIGURATIONS

FOREWORD

1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical reports or guides and they are accepted by the National Committees in that sense.
4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 61964 has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices.

The text of this standard is based on the following documents:

FDIS	Report on voting
47A/535/FDIS	47A/549/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

Annex A is for information only.

INTRODUCTION

L'enregistrement et la normalisation des dessins mécaniques pour les circuits intégrés mémoire sont habituellement traités dans la série des CEI 60191.

Un même boîtier mécanique pouvant correspondre à différents types de circuits mémoire ou le même boîtier mémoire pouvant être mis dans différents types de boîtiers mécaniques, il est nécessaire de limiter le nombre de telles configurations au minimum requis par l'industrie électronique. L'enregistrement et la normalisation des configurations de brochages électriques aident aussi à établir et à maintenir la compatibilité entre différents fabricants et pour différentes applications.

En raison de la nature du marché des circuits intégrés mémoire, où de nouvelles générations de densité et de nouvelles fonctions électriques peuvent être introduites en permanence, la présente Norme internationale doit prendre une forme «ouverte». Dans ce contexte, cela signifie que de nouveaux éléments peuvent être ajoutés à tout moment dans un article. De nouveaux paragraphes peuvent être créés si de nouveaux types de boîtiers mémoires deviennent d'utilisation courante dans l'industrie.

Les adjonctions, suppressions et toute autre modification seront soumis à approbation avant toute nouvelle publication.

INTRODUCTION

The registration and standardization of the mechanical outlines for integrated memory circuit devices is an ongoing activity covered in the IEC 60191 series.

Due to the fact that the same mechanical package can house different types of memory devices, and because the same memory device can be incorporated into different types of mechanical packages, the number of such configurations has to be limited to minimum required by the electronics industry. Registration and standardization of such electrical pinout configurations also helps to establish and maintain compatibility of devices from different vendors and in different applications.

Owing to the nature of the integrated memory circuits business, in which there is ongoing potential for the development of new density generations and new electrical functions, this International Standard has to take the form of an open Standard. In the present context, this signifies that the new items can be added at any time to any of its clauses. New subclauses may be created as new types of memory devices come into usage in the industry.

Additions, deletions and any changes will be subject to agreement in order to become effective for publication.

CIRCUITS INTÉGRÉS – CONFIGURATION DE BROCHES DE MÉMOIRES

1 Domaine d'application

La présente Norme internationale est relative à la configuration des broches de boîtiers de circuits intégrés mémoire. Le but de cette norme est d'établir une procédure de recommandation pour le choix de telles configurations.

2 Références normatives

Les documents normatifs suivants contiennent des dispositions qui, par suite de la référence qui y est faite, constituent des dispositions valables pour la présente Norme internationale. Pour les références datées, les amendements ultérieurs ou les révisions de ces publications ne s'appliquent pas. Toutefois, les parties prenantes aux accords fondés sur la présente Norme internationale sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Pour les références non datées, la dernière édition du document normatif en référence s'applique. Les membres de la CEI et de l'ISO possèdent le registre des Normes internationales en vigueur.

CEI 60191-2:1996, *Normalisation mécanique des dispositifs à semiconducteurs – Deuxième partie: Dimensions*

CEI 60748-1:1984, *Dispositifs à semiconducteurs – Circuits intégrés – Première partie: Généralités*

INTEGRATED CIRCUITS – MEMORY DEVICES PIN CONFIGURATIONS

1 Scope

This International Standard applies to pinout package configurations of solid state integrated circuit memory devices. The purpose of this standard is to establish a registration procedure for such configurations.

2 Normative references

The following normative documents contain provisions which, through reference in this text, constitute provisions of this International Standard. For dated references, subsequent amendments to, or revisions of, any of these publications do not apply. However, parties to agreements based on this International Standard are encouraged to investigate the possibility of applying the most recent editions of the normative documents indicated below. For undated references, the latest edition of the normative document referred to applies. Members of IEC and ISO maintain registers of currently valid International Standards.

IEC 60191-2:1996, *Mechanical standardization of semiconductor devices – Part 2: Dimensions*

IEC 60748-1:1984, *Semiconductor devices – Integrated circuits – Part 1: General*